

(19)日本国特許庁(J P)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-45622

(43)公開日 平成6年(1994)2月18日

(51)Int.Cl. ⁵ H 0 1 L 31/04	識別記号 7376-4M	庁内整理番号 H 0 1 L 31/ 04	F I A	技術表示箇所
---	-----------------	--------------------------	----------	--------

審査請求 未請求 請求項の数20(全 17 頁)

(21)出願番号	特願平4-217168
(22)出願日	平成4年(1992)7月23日

(71)出願人	000001007 キャノン株式会社 東京都大田区下丸子3丁目30番2号
(72)発明者	西田 彰志 東京都大田区下丸子3丁目30番2号キャ ン株式会社内
(72)発明者	佐藤 信彦 東京都大田区下丸子3丁目30番2号キャ ン株式会社内
(74)代理人	弁理士 福森 久夫

(54)【発明の名称】 太陽電池及びその製造方法

(57)【要約】

【目的】 本発明は、良好な特性を有し且つ安価な太陽電池とその製造方法を提供することを目的とする。

【構成】 本発明の太陽電池は、第一の導電型の結晶シリコン上に光入射層となる第二の導電型の多孔質シリコンが積層されていることを特徴とする。また、第1の結晶シリコンまたは金属基板上に多孔質シリコン、更にその上に第2の結晶シリコンが積層されていることを特徴とする。本発明の製造方法は、第一の結晶シリコンの片側表面に陽極化成により多孔質層を形成する工程と、多孔質層上に第二の結晶シリコンを形成する工程（あるいは多孔質層を分離し、金属基板に固着した後第二の結晶シリコンを形成する工程）と、第二の結晶シリコンの表面に半導体接合を形成する工程と、からなることを特徴とする。

【特許請求の範囲】

【請求項1】 第一の導電型の結晶シリコン上に光入射層となる第二の導電型の多孔質シリコンが積層されていることを特徴とする太陽電池。

【請求項2】 前記第一の導電型はp型、前記第二の導電型はn型であることを特徴とする請求項1に記載の太陽電池。

【請求項3】 前記第一の導電型の結晶シリコンは、単結晶シリコンであることを特徴とする請求項1に記載の太陽電池。

【請求項4】 前記第一の導電型の結晶シリコンは、多結晶シリコンであることを特徴とする請求項1に記載の太陽電池。

【請求項5】 第一の結晶シリコンまたは金属基板上に多孔質シリコン、更にその上に第二の結晶シリコンが積層されていることを特徴とする太陽電池。

【請求項6】 前記第二の結晶シリコンは、単結晶シリコンであることを特徴とする請求項5に記載の太陽電池。

【請求項7】 前記第一の結晶シリコンは、単結晶シリコンまたは多結晶シリコンであることを特徴とする請求項6に記載の太陽電池。

【請求項8】 前記第二の結晶シリコンは、多結晶シリコンであることを特徴とする請求項5に記載の太陽電池。

【請求項9】 前記第一の結晶シリコンは、多結晶シリコンであることを特徴とする請求項8に記載の太陽電池。

【請求項10】 前記第二の結晶シリコンは、前記多孔質シリコン上に形成されたエピタキシャル層であることを特徴とする請求項5記載の太陽電池。

【請求項11】 前記第二の結晶シリコンの膜厚は、 $10\mu\text{m}$ 以上 $100\mu\text{m}$ 以下であることを特徴とする請求項5乃至10のいずれか1項に記載の太陽電池。

【請求項12】 前記第二の結晶シリコンの表面に半導体接合を有することを特徴とする請求項5乃至11のいずれか1項に記載の太陽電池。

【請求項13】 前記第二の結晶シリコンの比抵抗は、 0.1cm 以下であることを特徴とする請求項5乃至12のいずれか1項に記載の太陽電池。

【請求項14】 前記第二の結晶シリコンの表面は、テクスチャ構造を有することを特徴とする請求項5乃至13のいずれか1項に記載の太陽電池。

【請求項15】 i) 第一の結晶シリコンの片側表面に陽極化成により多孔質層を形成する工程と、

ii) 前記多孔質層の上に第二の結晶シリコンを形成する工程と、

iii) 前記第二の結晶シリコンの表面をテクスチャ化する工程と、

iv) 前記第二の結晶シリコンの表面に半導体接合を形

成する工程と、

を含むことを特徴とする太陽電池の製造方法。

【請求項16】 i) 第一の結晶シリコンの片側表面に陽極化成により多孔質層を形成する工程と、

ii) 前記多孔質層の形成の終わりに形成条件を変えて電解研磨することにより前記多孔質層を前記第一の結晶シリコンより分離する工程と、

iii) 前記多孔質層を金属基板に固着する工程と、

iv) 結晶成長法により前記金属基板上の前記多孔質層上に第二の結晶シリコンを形成する工程と、

v) 前記第二の結晶シリコンの表面に半導体接合を形成する工程と、

を含むことを特徴とする太陽電池の製造方法。

【請求項17】 前記第一の結晶シリコンは、単結晶シリコンウエハであることを特徴とする請求項15または16に記載の太陽電池の製造方法。

【請求項18】 前記第一の結晶シリコンは、多結晶シリコンウエハであることを特徴とする請求項15または16に記載の太陽電池の製造方法。

【請求項19】 前記第二の結晶シリコンは、前記多孔質層上にエピタキシャルシリコンを形成して得られることを特徴とする請求項15または16に記載の太陽電池の製造方法。

【請求項20】 前記第二の結晶シリコンは、前記多孔質層と単結晶シリコンウエハとの張り合わせにより得られることを特徴とする請求項15に記載の太陽電池の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は太陽電池及びその製造方法に係わり、特に安価で良好な特性を示す結晶太陽電池及びその製造方法に関する。

【0002】

【従来の技術】各種機器において、駆動エネルギー源として太陽電池が利用されている。

【0003】太陽電池は機能部分にpn接合を用いており、該pn接合を構成する半導体としては一般にシリコンが用いられている。半導体として使用されるシリコンの形態には単結晶、多結晶およびアモルファスがある。大面積化および低コスト化の点からはアモルファスシリコンが有利とされているが、光エネルギーを起電力に変換する効率や安定性の点からは単結晶シリコンが好ましいため、低コストの単結晶シリコン太陽電池が強く望まれている。

【0004】単結晶シリコンによる高効率太陽電池の開発は、近年盛んに行われており、変換効率が20%を超えるものが実現されている(A. W. Blakers and M. A. Green, Applied Physics Letters, vol. 48, p215, 1986; R. A. Sinton, Y. Kwark,

J. Y. Gan and R. M. Swanson, *IEEE Electron Device Letters*, vol. EDL-6, p 567, 1986; T. Saitoh, T. Uematsu, Y. Kida, K. Matsukuma and K. Morita, *Proceedings of 19th IEEE Photovoltaic Specialists Conference*, p 1518, 1987)。

【0005】これらの高効率太陽電池においては高品質の単結晶ウエハを使用し、IC製造プロセスを駆使して性能の向上をはかっている。すなわち、これらの高効率太陽電池の特徴は、①少数キャリアのライフタイムが長い高品質FZウエハを基板に使用し、②入射光の表面反射を抑えて結晶内部に光を閉じこめたり、③結晶表面や内部での再結合損失を減らす構造やプロセスを導入していることである。

【0006】しかし、特に入射光の反射を抑えて捕獲率を上げたり結晶表面での生成したキャリアの再結合損失を低減したりするために複雑なプロセスと時間を要し、量産化を行うには問題がある。高価な高品質ウエハを用いることも量産化への移行を難しくしている。

【0007】一方で単結晶シリコンの光吸収係数と少数キャリアの拡散長から結晶の厚さとしては100 μ mあれば十分な変換効率が得られることが示されている

(E. Fabre and C. Belouet, *Proceedings of 15th IEEE Photovoltaic Specialists Conference*, p. 654, 1981)。実際にはウエハでは必要以上の厚みがあるため逆に生成した少数キャリアが結晶内を拡散していく間に再結合して光電流が減るため、基板のシリコンウエハを薄膜化する試みも行われているが、薄膜化にともなって機械的強度が失われるのでウエハ自体をあまり薄くすることはできない。

【0008】また薄膜化した場合には必要とされる結晶の拡散長は膜厚と同程度以上あればよく、従って高価なFZ基板を用いる必要もなくなる。さらに、光閉じこめ効果やBSF (Back Surface Field) 構造を併用することにより膜厚を10~50 μ mとすることも可能で、資源の有効利用、重量の軽量化、赤外線吸収による太陽電池の温度上昇による特性劣化の軽減がはかれるなどの利点も生じる。しかしながら、従来、このような十分に薄膜で高効率を得る太陽電池は実現されていなかった。

【0009】一方、近年においては、アモルファスシリコンなみの低コストと単結晶シリコンなみの高エネルギー変換効率とを得る目的で多結晶シリコンの使用が検討されている。ところが、従来提案されている方法は単結晶シリコンの場合と全く同様に塊状の多結晶をスライスして板状体としこれを用いるために厚さを0.3mm以下にすることは困難であり、従って光量を十分に吸収す

るのに必要以上の厚さとなり、この点で材料の有効利用が十分ではなかった。即ちコストを下げるためには十分な薄型化が必要である。最近では熔融したシリコンの液滴を鋳型に流し込むスピニング法によりシリコンシートを形成する方法が提案されているが、厚さは最低でも0.1mm~0.2mm程度となり結晶シリコンとして光吸収に必要な十分な膜厚(20~50 μ m)に比べまだ薄型化が十分ではない。

【0010】そこで、いっそのこと単結晶シリコン基板上に成長した薄膜のエピタキシャル層を基板から分離(剝離)して太陽電池に用いることで高エネルギー変換効率と低コスト化を達成する試みが提案されている(Milnes, A. G. and Feucht, D. L., "Peeled Film Technology Solar Cells", *IEEE Photovoltaic Specialist Conference*, p. 338, 1975)。

【0011】しかしながらこの方法では基板となる単結晶シリコンと成長エピタキシャル層との間にSiGeの中間層を挿入させてヘテロエピタキシャル成長させた上に、さらにこの中間層を選択的に熔融させて成長層を剝す必要がある。一般的にヘテロエピタキシャル成長させた場合格子定数が異なるため成長界面で欠陥が誘起されやすい。また異種材料を用いるという点でプロセス・コスト的に有利であると言えない。

【0012】また、U. S. Pat. No. 4, 816, 420に開示されている方法、すなわち、マスク材を介して結晶基板上に選択的エピタキシャル成長および横方向成長法によりシート状の結晶を形成した後基板より分離することを特徴とする太陽電池の製造方法により、薄型の結晶太陽電池が得られることが示された。

【0013】しかし、この方法においてマスク材に設けられる開口部はライン状であり、このラインシードより選択的エピタキシャル成長及び横方向成長を用いて成長させたシート状の結晶を分離するには結晶のへき開を利用して機械的に剝すためにラインシードの形状がある程度の大きさ以上では基板との接地面積が多くなるので剝す途中でシート状結晶を破損してしまうことになる。特に太陽電池の大面积化を図る場合、どんなにライン幅を狭くしても(実際的には1 μ m前後)ライン長が数mm~数cmあるいはそれ以上の大きさになると以上の方法は実際上困難となる。

【0014】またマスク材としてSiO₂を用いて1000℃の基板温度で選択的エピタキシャル成長及び横方向成長によりシリコン薄膜を成長させる例が示されているが、このような高温においては成長するシリコン層とSiO₂との反応によってシリコン層/SiO₂界面近傍のシリコン層側にかなりの積層欠陥(面欠陥)が導入される場合がある。このような欠陥は太陽電池としての特性に多大な悪影響を与えるという問題がある。

【0015】また、従来の結晶シリコンを用いた太陽電池では一般にpn接合をバルク内に作るため、光入射側となるp⁺層（あるいはn⁺層）は当然シリコン層となる。しかしながらこのような光入射層は発電層として機能するよりも、いかに多く光を透過させるかという窓層としての役割が重要であり、この点でシリコンより光吸収係数の小さい材料を使用した方が有利である。

【0016】このため、pn接合をバルク内に作るのではなく、異種材料であるa-SiCを結晶シリコン表面に堆積してヘテロ接合を形成する方法が提案されている。

【0017】しかしながら、従来a-SiCは通常プラズマCVD法により形成されるがドーピング効率が悪く、導電率は 10^{-2}S/cm 以上にすることは困難であり、また形成時にプラズマからのイオンダメージの影響を受けやすく良好なa-SiC/シリコン界面が得られにくい。このため十分に満足のいく太陽電池特性は実現されていなかった。

【0018】この点を解決するためにECR (Electron Cyclotron Resonance) プラズマ法を用いて $\mu\text{c-SiC}$ を堆積し良好なヘテロ接合型太陽電池を形成する検討が行われている (Y. Matsumoto, G. Hirata, H. Takakura, H. Okamoto and Y. Hamakawa, Journal of Applied Physics, 67 (1990) p. 6538)。しかしこの方法は、装置が複雑であると共に、量産性の点で問題がある。

【0019】一方、異種材料を用いずにシリコン自体で窓層効果が持たせられれば、プロセス的に有利である。

【0020】

【発明が解決しようとする課題】本発明は上記した従来技術の持つ欠点を解決し、量産化可能な高効率結晶太陽電池およびその製造方法を提供することを目的とする。

【0021】即ち、本発明の太陽電池は、シリコン層自体に窓層効果を持たせることをにより、良好な特性を有する太陽電池を提供することを目的とする。

【0022】また、薄層の単結晶半導体を用いることで高品質な太陽電池を提供し、また高品質の結晶シリコン層をSUS基板等の金属基板上に形成することにより安価な太陽電池を提供すること目的とする。

【0023】更に、本発明は、良好な特性を有する薄膜単結晶太陽電池の製造方法を提供するものである。

【0024】

【課題を解決するための手段】本発明は、上記の目的を達成すべく本発明者による鋭意研究の結果完成に至ったものである。

【0025】本発明の第1の要旨は、第一の導電型の結晶シリコン上に光入射層となる第二の導電型の多孔質シリコンが積層されていることを特徴とする太陽電池に存

在する。

【0026】本発明の第2の要旨は、第1の結晶シリコンまたは金属基板上に多孔質シリコン、更にその上に第2の結晶シリコンが積層されていることを特徴とする太陽電池に存在する。

【0027】本発明の第3の要旨は、i) 第一の結晶シリコンの片側表面に陽極化成により多孔質層を形成する工程と、ii) 前記多孔質層の上に第二の結晶シリコンを形成する工程と、iii) 前記第二の結晶シリコンの表面をテクスチャ化する工程と、iv) 前記第二の結晶シリコンの表面に半導体接合を形成する工程と、を含むことを特徴とする太陽電池の製造方法に存在する。

【0028】更に本発明の第4の要旨は、i) 第一の結晶シリコンの片側表面に陽極化成により多孔質層を形成する工程と、ii) 前記多孔質層の形成の終わりに形成条件を変えて電解研磨することにより前記多孔質層を前記第一の結晶シリコンより分離する工程と、iii) 前記多孔質層を金属基板に固着する工程と、iv) 結晶成長法により前記金属基板上の前記多孔質層上に第二の結晶シリコンを形成する工程と、v) 前記第二の結晶シリコンの表面に半導体接合を形成する工程と、を含むことを特徴とする太陽電池の製造方法に存在する。

【0029】

【作用】本発明の太陽電池の構造を図1(a)、(b)及び(c)に、それぞれの作製プロセスを図2、図3及び図4に示す。

【0030】図1(a)及び図2において、101a、201は第1導電型の結晶シリコン、103a、203は第2の導電型の多孔質シリコン層、104a、204は透明導電層、105a、205は集電電極、106a、206は裏面電極、202は第2の導電型層である。

【0031】図2において、シリコンウエハの表面に不純物を熱拡散あるいはイオン打ち込み等により導入し、接合を形成する(図2(a))。次にウエハの不純物を導入した側の表面をHF溶液中で陽極化成により多孔質化し(図2(b))、その上に透明導電膜および集電電極、また裏面に電極を形成して太陽電池とするものである(図2(c))。

【0032】多孔質シリコンは光吸収係数が結晶シリコンのそれに比べてかなり小さくなる(H. Koyama and N. Koshida, Extended Abstracts of the 1991 International Conference on Solid State Devices and Materials, Yokohama, 1991, pp. 314)。従って、結晶シリコンの表面を該結晶シリコンと反対導電型の多孔質シリコン層を形成することにより、多孔質シリコン層が良好な窓層として機能し光電変換効率の高い太陽電池を作製することが可能となる。

【0033】図1(b)及び図3において、101b、303は金属基板、102b、302は多孔質シリコン層、103b、304は第2の結晶シリコン層、104b、305は103b及び304と反対導電型の結晶シリコン、105b、306は透明導電膜、106b、307は集電電極、301は結晶シリコンである。

【0034】図3において、シリコンウエハの表面をHF溶液中で陽極化成により多孔質化し(図3(a))、その多孔質層形成の終わりに溶液中のHF濃度を下げ化成電流を増大させて電解研磨モードにして多孔質層/ウエハ界面付近の多孔質のみをエッチングで除去して多孔質層をウエハより分離する(図3(b))。次に分離した多孔質層を金属基板上に置いて固着させ(図3

(c))、多孔質上にエピタキシャル成長によりシリコン層を成長させ(図3(d))、該シリコン層表面に接合を形成して太陽電池とするものである(図3(e)、(f))。

【0035】図1(c)及び図4において、101c、401は第1の結晶シリコン、102c、402は多孔質シリコン層、103c、403は第2の結晶シリコン層、104c、404は103c及び403と反対導電型の結晶シリコン、105c、405は透明導電膜、106c、406は集電電極である。

【0036】図4において、シリコンウエハの表面をHF溶液中で陽極化成により多孔質化し(図4(a))、その上にエピタキシャル成長によりシリコン層を積層しあるいは多孔質層と別のシリコンウエハとを貼り合わせて該シリコンウエハをグラインディングおよびポリッシングにより薄膜シリコン層とし(図4(b))、該シリコン層表面をテクスチャ化した後に接合を形成して太陽電池とするものである(図4(c)～(e))。

【0037】図3及び4において、多孔質層とその上に成長した第2の結晶シリコン層との界面は図5に示すように多孔質層側で穴が開いている部分ではシリコン層の表面は空気に接しており、この部分での光の反射はシリコンの表面に酸化膜をつけた場合よりも大きくなる。従って、多孔質層とシリコン層の表面との間で有効に光を閉じ込めることが可能となり、更に多孔質表面の孔の径及び数密度を制御することで光閉じ込め効果を一層高めることができる。このためシリコン層の厚さを100μm以下にすることもできる。

【0038】本発明の多孔質層の形成には、陽極化成法が好適に用いられる。

【0039】陽極化成による多孔質シリコンの形成には陽極反応に正孔が必要であり、そのため主に正孔の存在するp型シリコンで多孔質化が行なわれるとされている(T. Unagami, J. Electrochem. Soc., Vol. 127, 476 (1980))。しかし、一方で低抵抗n型シリコンであれば多孔質化されるという報告もあり(R. P. Holmstrom and J. Y. Chi, Appl. Phys. Lett., vol. 42, 386 (1983))、p型n型の別を問わず低抵抗シリコンで多孔質化が可能である。また導電型によって選択的に多孔質化が可能であり、FIPOS(Full Isolation by Porous Oxidized Silicon)プロセスのように暗所で陽極化成を行うことによりp層のみを多孔質化できる。

【0040】単結晶シリコンを陽極化成して得られた多孔質シリコンは、透過電子顕微鏡の観察によると数nm程度の径の孔が形成されており、その密度は単結晶シリコンの半分以下になる。にもかかわらず単結晶性は維持されており、多孔質シリコンの上にLPCVD法等でエピタキシャル層を成長することが可能である。

【0041】また単結晶シリコンに替えて多結晶シリコンを用いても同様に陽極化成により多孔質層が得られる。その上にLPCVD法等で結晶シリコン層を成長することができる(この場合多結晶シリコンの結晶粒の大きさに対応した部分的なエピタキシャル成長が可能)。

【0042】以上述べたように、本発明者は実験を重ね、結晶シリコンの表面を導電型を変えておいて多孔質シリコン層にすることにより良好な窓層が形成できるという知見、多孔質シリコン層をウエハから分離して金属基板上に固着してその上にエピタキシャル層が得られるという知見、及び多孔質シリコン層の表面の穴の大きさと数密度を制御することでその上に形成したシリコン層内に光閉じ込め効果を一層高められるという知見を得、本発明の完成に至った。以下に本発明者らの行なった実験について詳述する。

【0043】(実験1)多孔質シリコンの形成

500μmの厚みを持った比抵抗0.01Ωcmのp型(100)単結晶シリコンウエハをHF水溶液中で陽極化成を行なった。陽極化成条件を表1に示す。

【0044】

【表1】

印加電圧	2.6V
電流密度	30mA/cm ²
陽極化成溶液	HF:H ₂ O:C ₂ H ₅ OH=1:1:1
時間	1min
多孔質層の厚み	2.5μm

得られた多孔質シリコン層の表面を透過型電子顕微鏡で観察したところ、平均約6nm径の孔が形成されていた。また高分解能走査型電子顕微鏡で多孔質シリコン層の断面を観たところ、同様に微小な孔が基板に垂直な方向に形成されているのが確認された。

【0045】また、表1の条件で陽極化成の時間を長くして多孔質シリコン層の厚みを多くし、密度について測定したところ、多孔質シリコン層の密度は1.1g/cm³であることがわかり、単結晶シリコンに比べて約半

分となっていた。
【0046】またさらに陽極化成の時間を長くして多孔質層の厚みを多くし、陽極化成の終わりで電流密度を上げることで電解エッチングにより多孔質層をウエハより分離し、多孔質シリコンの光吸収係数を測定した。その結果、多孔質シリコンの光吸収係数は結晶シリコンの

それに比べて500nmの波長の光で約1/6、900nmの波長の光で約1/5の大きさであった。

（実験2）不純物導入層の多孔質化

ウエハの表面に不純物を導入した後その部分の多孔質化を行った。500μmの厚みを持った比抵抗1Ωcmのn型（100）単結晶シリコンウエハの表面にBを25KeVで1×10¹⁵cm⁻²イオン打ち込みを行い、550℃、1hour/800℃、30min/550℃、1hourの条件で連続アニールして不純物の活性化およびイオン打ち込みによるダメージの回復を行い、接合を形成した。イオン打ち込みを行ったウエハの表面をHF水溶液中で陽極化成を行なった。陽極化成条件を表2に示す。このとき陽極化成を暗所にて行った。

【0047】

【表2】

印加電圧	2.4V
電流密度	5mA/cm ²
陽極化成溶液	HF:H ₂ O:C ₂ H ₅ OH=1:1:1
時間	3min

化成終了後のウエハ表面の断面を高分解能走査型電子顕微鏡で観たところ、実験1の場合と同様な多孔質シリコン層が形成されているのが観察された。多孔質層の厚みは約200nmであった。また、2次イオン質量分析によりBの深さ方向の分布について調べたところ、接合深さは約200nmとなっており、陽極化成による多孔質化がp層で終了していることが確認された。

【0048】（実験3）太陽電池の形成

実験2で得られた表面に多孔質シリコン層を設けた単結晶ウエハを用いて太陽電池を作製した。

【0049】多孔質層表面に反射防止を兼ねた透明導電膜（ITO）およびグリッド状の集電電極を真空蒸着し、さらに多孔質層とは反対側のウエハ表面にオーミック電極となる金属を真空蒸着して太陽電池を作製した。このようにして作製した太陽電池のAM1.5（100

mW/cm²）照射下での電流－電圧特性（I－V特性）について測定を行ったところ、セル面積6cm²で開放電圧0.60V、短絡光電流36mA/cm²、曲線因子0.74、変換効率15.9%となり、変換効率の高い良好な結晶太陽電池が得られた。

【0050】参照として実験2においてイオン打ち込みにより接合を形成し、多孔質化しないで太陽電池にした場合の特性は開放電圧0.58V、短絡光電流34mA/cm²、曲線因子0.77、変換効率15.2%であった。このように多孔質層を窓層とすることにより特性の改善、特に光電流の増大が確認された。

【0051】以上述べた実験結果に基づいて完成に至った本発明は、前述した様に、シリコンウエハ上に導電型の違う領域を形成しそれを多孔質化して得られる結晶太陽電池に係わるものである。

【0052】本発明の特徴は多孔質層を光窓層として利用するもので発電層により多くの光を供給する点である。

【0053】（実験4）多孔質シリコン上のエピタキシャル成長法

実験1で形成したウエハ上の多孔質シリコン層上に通常

の減圧CVD法（LPCVD法）によりエピタキシャル成長を行なった。原料には SiH_2Cl_2 を用い、キャリアガスとして H_2 を添加した。このときの成長条件を表3に示す。

【0054】

【表3】

ガス流量比	基板温度	圧力	成長時間
$\text{SiH}_2\text{Cl}_2/\text{H}_2$ 0.5/100 1/min	950 ℃	100 Torr	60 min

成長終了後の結晶成長表面の様子を光学顕微鏡および走査型電子顕微鏡により観察したところ、平坦な表面が得られており、エピタキシャル層の厚さは約 $50\mu\text{m}$ であった。また成長層の断面を透過型電子顕微鏡で観たところ、良好な結晶性を有する単結晶エピタキシャル層となっているのが確認された。

【0055】（実験5）太陽電池形成

実験1、4で得られた多孔質層上のエピタキシャルシリコンを用いて太陽電池を作製した。

【0056】 KOH 水溶液中に基板を浸してエピタキシャル層の表面を異方性エッチングして谷と山の間の高さが数 μm 程度のテクスチャ構造を設けた。次にテクスチャ構造を設けたエピタキシャル層の表面に P を 50KeV 、 $1 \times 10^{15}\text{cm}^{-2}$ でイオン打ち込みを行い、 550°C 、 $1\text{hour}/800^\circ\text{C}$ 、 $30\text{min}/550^\circ\text{C}$ 、 1hour の条件で連続アニールして不純物の活性化およびイオン打ち込みによるダメージの回復を行い、接合を形成した。最後にエピタキシャル層表面にグリッド状の集電電極および反射防止を兼ねた透明導電膜を真空蒸着して太陽電池を作製した。

【0057】このようにして多孔質上に成長させたエピタキシャル薄膜を用いた太陽電池の AM1.5 （ $100\text{mW}/\text{cm}^2$ ）照射下での電流—電圧特性（ $\text{I}-\text{V}$ 特性）について測定を行ったところ、セル面積 6cm^2 で開放電圧 0.61V 、短絡光電流 $35\text{mA}/\text{cm}^2$ 、曲線因子 0.76 、変換効率 16.2% となり、変換効率の高い良好な結晶太陽電池が得られた。

【0058】（実験6）多孔質形成条件と太陽電池特性陽極化成条件を変えて多孔質層の穴の大きさと数密度を変化させて太陽電池特性との相関について調べた。

【0059】まず基板ウエハの陽極化成時の化成電流を変化させた。実験1の表1の条件において電流密度を $5\text{mA}/\text{cm}^2$ から $125\text{mA}/\text{cm}^2$ まで変えて多孔質層表面の穴の様子を高分解能走査型電子顕微鏡で観察した。

【0060】その結果、穴の大きさは電流密度の増大とともに増加していくが、穴の数密度には変化がないことがわかった（表4）。

【0061】

【表4】

電流密度	$5\text{mA}/\text{cm}^2$	$30\text{mA}/\text{cm}^2$	$125\text{mA}/\text{cm}^2$
穴径	$\sim 3\text{nm}$	$\sim 6\text{nm}$	$\sim 13\text{nm}$
数密度	3.7×10^{11}	4×10^{11}	3.5×10^{11}

また上述において基板ウエハの比抵抗を $1\Omega \cdot \text{cm}$ として同様に化成したところ、数密度が増大し、電流密度が $3\text{mA}/\text{cm}^2$ のとき穴径 $\sim 2.5\text{nm}$ 、数密度 $2 \times 10^{12}/\text{cm}^2$ という値を得た。このように多孔質層表面の穴の径と数密度は化成条件を変えることにより制御可能である。

【0062】次に上述において作製した多孔質層の上に

実験4、5と同様にして太陽電池を形成して特性の変化を調べた。表5に基板ウエハに比抵抗 $0.01\Omega \cdot \text{cm}$ （ p 型）を用いて化成電流密度を変えた時の太陽電池の光電流の変化を示す。

【0063】

【表5】

化成電流	5mA/cm ²	30mA/cm ²	125mA/cm ²
光電流	33mA/cm ²	35mA/cm ²	37mA/cm ²

化成電流の増大とともに太陽電池の光電流も増加している。また比抵抗 $1\Omega\cdot\text{cm}$ の基板ウェハを表1の条件で化成電流 $3\text{mA}/\text{cm}^2$ で多孔質層を形成したのでは作製した太陽電池の光電流は $34\text{mA}/\text{cm}^2$ となった。これらの結果は多孔質層とエピタキシャルシリコン層との界面において多孔質層側で穴の開いている部分からの光反射が増大してエピタキシャルシリコン層内で光閉じ込めが有効におこなわれているためである。

【0064】なお参照として比抵抗 $0.01\Omega\cdot\text{cm}$ の基板ウェハ上に実験4、7と同様にして太陽電池を作製した場合（多孔質層が無い場合）の光電流は $32\text{mA}/\text{cm}^2$ であった。

【0065】以上述べた実験1、4～6の結果に基づいて完成に至った本発明は前述した様に、ウェハ上に多孔質層を形成し、多孔質層上にシリコン層を形成して得られる結晶太陽電池およびその製造方法に係わるものである。本発明の特徴は多孔質層を光反射層として利用するものでFZウェハのような高品質のウェハを必要としない点である。

【0066】（実験7）多孔質層の分離と金属基板上への固着

実験1において表1の条件で時間を長くして多孔質層を約 $100\mu\text{m}$ 形成し、多孔質層形成終了時に化成水溶液中のHF濃度を1%程度にまで落とし、化成電流密度を $150\text{mA}/\text{cm}^2$ にまで上げて電解研磨モードにしたところ、形成された多孔質層がウェハより分離された。

【0067】分離された多孔質層を1mm厚のCr基板上に置いて密着させた後、 N_2 雰囲気中で 1100°C の温度で2時間アニール処理をして貼り合わせを行ったところ、多孔質層はCr基板上に固着された。

【0068】固着した多孔質層/Cr基板の界面を透過型電子顕微鏡で断面観察したところ、界面で CrSi_2 のシリサイド層が形成されていることが確認された。

【0069】（実験8）太陽電池の形成

実験1、4、7で得られた結果をもとに金属基板/多孔質層上のエピタキシャルシリコンを用いて太陽電池を作製した。

【0070】実験7で得られたCr基板上の多孔質シリコン層上に通常のLPCVD法により表3の条件でエピタキシャル成長を行なった。

【0071】エピタキシャル層の表面にPを 50KeV 、 $1\times 10^{15}\text{cm}^{-2}$ でイオン打ち込みを行い、 550°C 、 $1\text{hour}/800^\circ\text{C}$ 、 $30\text{min}/550^\circ\text{C}$ 、 1hour の条件で連続アニールして不純物の活性化およびイオン打ち込みによるダメージの回復を行い、接合を

形成した。最後にエピタキシャル層表面に反射防止を兼ねた透明導電膜およびグリッド状の集電電極を真空蒸着して太陽電池を作製した。

【0072】このようにして多孔質上に成長させたエピタキシャル薄膜を用いた太陽電池のAM1.5（ $100\text{mW}/\text{cm}^2$ ）照射下での電流-電圧特性（I-V特性）について測定を行ったところ、セル面積 6cm^2 で開放電圧 0.52V 、短絡光電流 $31\text{mA}/\text{cm}^2$ 、曲線因子 0.73 、変換効率 11.8% となり、良好な結晶太陽電池が得られた。

【0073】以上述べた実験1、4～6の結果に基づいて完成に至った本発明は前述したように、ウェハ上に多孔質層を形成し、該多孔質層をウェハから分離（剝離）して金属基板上に固着し、該多孔質層上に成長させたエピタキシャル層を用いて得られる薄膜結晶太陽電池およびその製造方法に係わるものである。

【0074】本発明の特徴は多孔質上のエピタキシャル層を利用することでウェハ上のエピタキシャル層と同等の特性が得られること、また多孔質層を形成するウェハの再利用が可能であり、コスト的に有利であるという点である。

【0075】本発明に使用される多孔質シリコン層を形成するための陽極化成法にはフッ酸溶液が用いられ、HF濃度が10%以上で多孔質化が可能となる。陽極化成時に流す電流の量としてはHF濃度や所望とされる多孔質層の膜厚あるいは多孔質層表面の状態等によって適宜決められるが、大体数 mA/cm^2 ～数十 mA/cm^2 の範囲が適当である。

【0076】またHF溶液にエチルアルコール等のアルコールを添加することにより、陽極化成時に発生する反応生成気体の気泡を瞬時に攪拌することなく反応表面から除去でき、均一にかつ効率よく多孔質シリコンを形成することができる。添加するアルコールの量はHF濃度や所望とする多孔質層の膜厚あるいは多孔質層の表面状態によって適宜決められ、特にHF濃度が低くなりすぎないように注意して決める必要がある。

【0077】また多孔質化されるウェハ表面層の導電型としてはp型でもn型でも良いが、特にp型の場合には陽極化成を暗所にて行うことにより自動的に化成を終了させることが可能である。

【0078】これとは逆に多孔質層形成後に多孔質層をウェハから分離する目的で行われる電解研磨の場合にはHF濃度を数%以下にして化成電流を $100\text{mA}/\text{cm}^2$ 以上にする必要がある。

【0079】本発明において多孔質層上のシリコン層の

形成に使用されるエピタキシャル成長法にはLPCVD法、スパッタ法、プラズマCVD法、光CVD法または液相成長法等がある。

【0080】例えば、LPCVD法、プラズマCVD法または光CVD法等の気相成長法の場合に使用される原料ガスとしては SiH_2Cl_2 、 SiCl_4 、 SiHCl_3 、 SiH_4 、 Si_2H_6 、 SiH_2F_2 、 Si_2F_6 等のシラン類およびハロゲン化シラン類が代表的なものとして挙げられる。

【0081】またキャリアガスとしてあるいは結晶成長を促進させる還元雰囲気を得る目的で前記の原料ガスに加えて H_2 が添加される。前記原料ガスと水素との量の割合は形成方法および原料ガスの種類さらに形成条件により適宜所望に従って決められるが、好ましくは1:10以上1:1000以下(導入流量比)が適当であり、より好ましくは1:20以上1:800以下とするのが望ましい。

【0082】液相成長法を用いる場合には H_2 あるいは N_2 雰囲気中でGa、In、Sb、Bi、Sn等の溶媒中にSiを溶解させて溶媒を徐冷あるいは溶媒中に温度差をつけることによりエピタキシャル成長を行う。溶媒としてSnを用いると、得られる結晶は電気的に中性であり、成長後あるいは成長中に適宜所望の不純物を添加することで所望のドーピング濃度で伝導型を決定することができる。

【0083】また本発明で使用されるエピタキシャル成長法における温度および圧力としては、形成方法および使用する原料ガスの種類、原料ガスと H_2 との流量比等の形成条件によって異なるが、温度については例えば通常のLPCVD法では概ね600℃以上1250℃以下が適当であり、より好ましくは650℃以上1200℃以下に制御されるのが望ましい。液相成長法の場合には溶媒の種類によるがSnを用いる場合には850℃以上1050℃以下に制御されるのが望ましい。またプラズマCVD法等の低温プロセスでは概ね200℃以上600℃以下が適当であり、より好ましくは200℃以上500℃以下に制御されるのが望ましい。

【0084】同様に圧力については概ね 10^{-2} Torr～760Torrが適当であり、より好ましくは 10^{-1} Torr～760Torrの範囲が望ましい。

【0085】本発明の太陽電池において多孔質シリコン層を固着させる金属基板材料としては導電性が良好でシリコンとシリサイド等の化合物を形成する任意の金属が用いられ、代表的なものとしてW、Mo、Cr及びこれらの合金等が挙げられる。もちろん、それ以外であっても表面に上述の性質を有する金属が付着しているものであれば何でもよく、従って金属以外の安価な基板も使用可能である。シリサイド層の厚さについては特に規定はないが0.01～0.2μmとするのが望ましい。

【0086】本発明において多孔質層上にシリコン層を

形成する別の方法としても一つ別のシリコンウエハの表面と多孔質層の表面を重ねて熱処理を加えて貼り合わせ、その後シリコンウエハを削って薄くすることでも得られる。このときの熱処理条件としては N_2 雰囲気中1000℃以上で30分～数時間が適当である。

【0087】本発明の太陽電池において入射光の反射損を減らす目的でシリコン層の表面に形成されるテクスチャ処理はヒドラジンやNaOH、KOH等を用いて行われる。形成されるテクスチャのピラミッドの高さとしては数μm～数十μmの範囲が適当である。

【0088】また本発明の太陽電池において形成する接合の深さとしては導入される不純物の量にもよるが0.05～3μmの範囲とするのが適当であり、好ましくは0.1～1μmとするのが望ましい。

【0089】

【実施例】以下、本発明の方法を実施して所望の太陽電池を形成するところをより詳細に説明するが、本発明はこれらの実施例により何ら限定されるものではない。

【0090】(実施例1) 前述したように、実験1～3と同様にして図2に示すプロセスにより多孔質シリコン/単結晶シリコン太陽電池を作製した。

【0091】500μm厚のn型(100)シリコンウエハ($\rho=1\Omega\text{cm}$)の表面に BCl_3 を拡散源として950℃の温度でBの熱拡散を行ってp⁺層を形成し、0.5μm程度の接合深さを得た。

【0092】形成されたp⁺層表面のデッド層をウェット酸化後、エッチングにより除去し、約0.2μmの適度な表面濃度をもった接合深さを得た(図2(a))。

【0093】次にp⁺層表面をHF水溶液中で表2の条件で暗所で陽極化成を行ない、ウエハ上に多孔質シリコン層を形成した(図2(b))。

【0094】最後にEB(Electron Beam)蒸着によりITO透明導電膜(82nm)/集電電極(Ti/Pd/Ag(400nm/200nm/1μm))を多孔質層上に、また裏面電極としてTi/Cr(400nm/1μm)をウエハ裏面にそれぞれ形成した(図2(c))。

【0095】このようにして得られた多孔質シリコン/結晶シリコン太陽電池についてAM1.5(100mW/cm²)光照射下でのI-V特性について測定したところ、セル面積6cm²で開放電圧0.61V、短絡光電流36.4mA/cm²、曲線因子0.76となり、エネルギー変換効率16.9%を得た。

【0096】以上のように単結晶シリコン上に形成した多孔質シリコン層を窓層に用いて良好な特性を示す薄膜結晶太陽電池が作製出来た。

【0097】(実施例2) 実施例1と同様にして、テクスチャ化したウエハの表面に多孔質層を形成して太陽電池を作製した。

【0098】500μm厚のn型(100)シリコンウ

10

20

30

40

50

エハ ($\rho = 3 \Omega \text{cm}$) を 110°C 、60%濃度のヒドラジン水溶液に10分間浸し、ウエハの表面を数 μm 程度の凹凸を持つテクスチャ構造とした。

【0099】次にテクスチャ化された表面に BCl_3 を拡散源として 950°C の温度でBの熱拡散を行って p^+ 層を形成し、0.5 μm 程度の接合深さを得た。形成された p^+ 層表面のデッド層をウェット酸化後、エッチングにより除去し、約0.2 μm の適度な表面濃度をもった接合深さを得た。 p^+ 層表面をHF水溶液中で表2の条件で暗所で陽極化成を行ない、テクスチャ化したウエハ上に多孔質シリコン層を形成した。その後ウエハの裏面に対してイオン打ち込みによりPを50KeV、 $1 \times 10^{15} \text{cm}^{-2}$ でイオン打ち込みを行い、 550°C 、1hour/750 $^\circ\text{C}$ 、2hourで連続アニールして n^+ 層を形成した。

【0100】さらにEB (Electron Beam) 蒸着によりITO透明導電膜 (82nm) / 集電電極 (Ti/Pd/Ag (400nm/200nm/1 μm)) を多孔質層上に、また裏面電極としてTi/Cr (400nm/1 μm) をウエハ裏面にそれぞれ形成した。

【0101】以上のようにして得られた結晶シリコン太陽電池についてAM1.5 (100mW/cm²) 照射下でのI-V特性について測定したところ、セル面積6cm²で開放電圧0.62V、短絡光電流36.5mA/cm²、曲線因子0.76となり、エネルギー変換効率17.2%を得た。

【0102】(実施例3) 実施例1、2と同様にして、多結晶シリコンウエハを用いて多孔質シリコン/多結晶シリコン薄膜太陽電池を作製した。

【0103】500 μm 厚の n 型多結晶シリコンウエハ ($\rho = 2 \Omega \text{cm}$; 結晶粒径数mm~数十mm) を沸騰した1%濃度のNaOH水溶液に5分程浸しシリコン層の表面のテクスチャ化をおこない、次にテクスチャ化した表面に BCl_3 を拡散源として 950°C の温度でBの熱拡散を行って p^+ 層を形成し、0.5 μm 程度の接合深さを得た。形成された p^+ 層表面のデッド層をウェット酸化後、エッチングにより除去し、約0.2 μm の適度な表面濃度をもった接合深さを得た。 p^+ 層表面をHF

水溶液中で表2の条件で暗所にて陽極化成を行ない、テクスチャ化した多結晶ウエハ上に多孔質シリコン層を形成した。その後ウエハの裏面に対してイオン打ち込みによりPを50KeV、 $1 \times 10^{15} \text{cm}^{-2}$ でイオン打ち込みを行い、 550°C 、1hour/750 $^\circ\text{C}$ 、2hourで連続アニールして n^+ 層を形成した。

【0104】さらにEB (Electron Beam) 蒸着によりITO透明導電膜 (82nm) / 集電電極 (Ti/Pd/Ag (400nm/200nm/1 μm)) を多孔質層上に、また裏面電極としてTi/Cr (400nm/1 μm) をウエハ裏面にそれぞれ形成した。

【0105】このようにして得られた多孔質シリコン/多結晶シリコン太陽電池についてAM1.5 (100mW/cm²) 照射下でのI-V特性について測定したところ、セル面積6cm²で開放電圧0.58V、短絡光電流35.8mA/cm²、曲線因子0.75となり、エネルギー変換効率15.6%を得た。

【0106】また参照として上述において p^+ 層を多孔質化しなかった場合の太陽電池の短絡光電流は30.5mA/cm²であった。

【0107】以上のように多結晶シリコンウエハ上に多孔質層を形成した構造を用いて良好な特性を示す結晶太陽電池が作製出来た。

【0108】(実施例4) 実施例1と同様にして、 n^+ / p / p^+ 構成の多孔質シリコン/単結晶シリコン太陽電池を作製した。

【0109】500 μm 厚の p 型 (100) シリコンウエハ ($\rho = 1 \Omega \text{cm}$) の表面に POCl_3 を拡散源として 900°C の温度でPの熱拡散を行って n^+ 層を形成し、0.5 μm 程度の接合深さを得た。形成された n^+ 層表面のデッド層をウェット酸化後、エッチングにより除去し、約0.2 μm の適度な表面濃度をもった接合深さを得た。

【0110】次に n^+ 層表面をHF水溶液中で表6の条件で照射下で陽極化成を行ない、ウエハ上に多孔質シリコン層を形成した。

【0111】

【表6】

印加電圧	2.4V
電流密度	5mA/cm ²
陽極化成溶液	HF:H ₂ O:C ₂ H ₅ OH=1:1:1
時間	1min

最後に多孔質層上にEB (Electron Beam) 蒸着によりITO透明導電膜 (82nm) / 集電電極 (Ti/Pd/Ag (400nm/200nm/1 μm)) を、またウエハ裏面に裏面電極としてAlペース

トを印刷シアニールして合金化反応により裏面電極とウエハの間に p^+ 層をそれぞれ形成した。

【0112】このようにして得られた多孔質シリコン／結晶シリコン太陽電池についてAM1.5 ($100\text{ mW}/\text{cm}^2$) 光照射下での $I-V$ 特性について測定したところ、セル面積 6 cm^2 で開放電圧 0.61 V 、短絡光電流 $36.8\text{ mA}/\text{cm}^2$ 、曲線因子 0.75 となり、エネルギー変換効率 16.8% を得た。

【0113】以上述べたように、本発明によれば、ウエハ上に形成した多孔質シリコン層を窓層に用いて良好な

太陽電池が製造されることが示された。

【0114】(実施例5) 前述したように、実験1、4～6と同様にして図4に示すプロセスにより多孔質／エピタキシャルシリコン薄膜太陽電池を作製した。

【0115】 $500\text{ }\mu\text{m}$ 厚の p 型(100)シリコンウエハ($\rho=0.01\text{ }\Omega\cdot\text{cm}$)を HF 水溶液中で表7の条件で陽極化成を行ない、ウエハ上に多孔質シリコン層を形成した(図4(a))。

【0116】

【表7】

印加電圧	2.8 V
電流密度	$100\text{ mA}/\text{cm}^2$
陽極化成溶液	$\text{HF}:\text{H}_2\text{O}:\text{C}_2\text{H}_5\text{OH}=1:1:1$
時間	0.5 min
多孔質層の厚み	$3\text{ }\mu\text{m}$

多孔質シリコン層表面に通常のLPCVD装置により表3の形成条件でエピタキシャル成長を行いシリコン層の膜厚を約 $50\text{ }\mu\text{m}$ とした(図4(b))。

【0117】基板を沸騰した 1% 濃度の NaOH 水溶液に5分程浸し形成したエピタキシャルシリコン層の表面のテクスチャ化をおこなった(図4(c))。次にエピタキシャル層の表面に POCl_3 を拡散源として 900°C の温度で P の熱拡散を行って n^+ 層を形成し、 $0.5\text{ }\mu\text{m}$ 程度の接合深さを得た。形成された n^+ 層表面のデ

ッド層をウェット酸化後、エッチングにより除去し、約 $0.2\text{ }\mu\text{m}$ の適度な表面濃度をもった接合深さを得た(図4(d))。

【0118】最後にEB(Electron Beam)蒸着により集電電極($\text{Ti}/\text{Pd}/\text{Ag}$ ($400\text{ nm}/200\text{ nm}/1\text{ }\mu\text{m}$))/ITO透明導電膜(82 nm)を n^+ 層上に形成した(図4(e))。

【0119】このようにして得られた薄膜結晶シリコン太陽電池についてAM1.5 ($100\text{ mW}/\text{cm}^2$) 光照射下での $I-V$ 特性について測定したところ、セル面

積 6 cm^2 で開放電圧 0.62 V 、短絡光電流 $37.4\text{ mA}/\text{cm}^2$ 、曲線因子 0.77 となり、エネルギー変換効率 17.9% を得た。

【0120】このように多孔質層上に形成したエピタキシャル層を用いて高い変換効率を示す薄膜結晶太陽電池が作製出来た。

【0121】(実施例6) 実施例5と同様にして p^+n 薄型結晶太陽電池を作製した。 $500\text{ }\mu\text{m}$ 厚の n 型(100)シリコンウエハ($\rho=0.01\text{ }\Omega\cdot\text{cm}$)を HF 水溶液中で表7の条件で陽極化成を行ない、ウエハ上に

多孔質シリコン層を形成した。

【0122】LPCVD装置により表3の形成条件において成長時間を 120 分として多孔質層上にエピタキシャルシリコン層を約 $100\text{ }\mu\text{m}$ 成長した。ウエハを 110°C 、 60% 濃度のヒドラジン水溶液に 10 分間浸し、エピタキシャル層の表面をテクスチャ化した。

【0123】次にエピタキシャル層の表面に BCl_3 を拡散源として 950°C の温度で B の熱拡散を行って p^+ 層を形成し、 $0.5\text{ }\mu\text{m}$ 程度の接合深さを得た。形成された p^+ 層表面のデッド層をウェット酸化後、エッチングにより除去し、約 $0.2\text{ }\mu\text{m}$ の適度な表面濃度をもった接合深さを得た。

【0124】さらにエピタキシャル層の表面をドライ酸化により薄く酸化し($\sim 10\text{ nm}$)、フォトリソグラフィ法を用いて微細なグリッド形状に酸化膜をエッチングし、その上にメタルマスクにより集電電極($\text{Ti}/\text{Pd}/\text{Ag}$ ($400\text{ nm}/200\text{ nm}/1\text{ }\mu\text{m}$))を蒸着した。さらに最後にその上にITO透明導電膜(82 nm)を形成した。

【0125】このようにして得られた薄膜結晶シリコン太陽電池についてAM1.5 ($100\text{ mW}/\text{cm}^2$) 光照射下での $I-V$ 特性について測定したところ、セル面積 6 cm^2 で開放電圧 0.65 V 、短絡光電流 $37.5\text{ mA}/\text{cm}^2$ 、曲線因子 0.76 となり、エネルギー変換効率 18.5% を得た。

【0126】(実施例7) 実施例5、6と同様にして多結晶シリコンウエハを用いて多孔質／シリコン薄膜太陽電池を作製した。

【0127】 $500\text{ }\mu\text{m}$ 厚の p 型多結晶シリコンウエハ

10

30

40

50

($\rho = 0.02 \Omega \cdot \text{cm}$; 結晶粒径数mm~数十mm)
をHF水溶液中で表8の条件で陽極化成を行ない、ウエ
ハ上に多孔質シリコン層を形成した。

【0128】

【表8】

印加電圧	2.4V
電流密度	50mA/cm ²
陽極化成溶液	HF:H ₂ O:C ₂ H ₅ OH=1:1:1
時間	1min
多孔質層の厚み	5μm

多孔質シリコン層表面に通常のLPCVD装置により表
3の形成条件で成長時間を120分としてシリコン膜の
成長を行いシリコン層の膜厚を約100μmとした。こ
のときのシリコン層の結晶粒径は数mm~数十mmであ
り、基板の結晶性を保持していた。

【0129】基板を沸騰した1%濃度のNaOH水溶液
に5分程浸しシリコン層の表面のテクスチャ化をおこ
ない、次にエピタキシャル層の表面にPOCl₃を拡散源
として900℃の温度でPの熱拡散を行ってn⁺層を形
成し、0.5μm程度の接合深さを得た。形成されたn⁺
層表面のデッド層をウェット酸化後、エッチングによ
り除去し、約0.2μmの適度な表面濃度をもった接合
深さを得た。

【0130】さらにシリコン層の表面をドライ酸化によ
り薄く酸化し(〜10nm)、フォトリソグラフィ法を
持ちいて微細なグリッド形状に酸化膜をエッチングし
その上にメタルマスクにより集電電極(Ti/Pd/Ag
(400nm/200nm/1μm))を蒸着した。さら
に最後にその上にITO透明導電膜(82nm)を形
成した。

【0131】このようにして得られた薄膜結晶シリコン
太陽電池についてAM1.5(100mW/cm²)光

照射下でのI-V特性について測定したところ、セル面
積6cm²で開放電圧0.603V、短絡光電流34.
2mA/cm²、曲線因子0.76となり、エネルギー
変換効率15.7%を得た。

【0132】このように多結晶シリコンの多孔質層上に
形成したシリコン層を用いて高い変換効率を示す薄膜結
晶太陽電池が作製出来た。

【0133】(実施例8)図1(c)に示すようなn⁺
p型薄膜結晶太陽電池を液相成長法を用いて作製した。

【0134】実施例5と同様にして500μm厚のp型
(100)シリコンウエハ($\rho = 0.01 \Omega \cdot \text{cm}$)を
HF水溶液中で表7の条件で陽極化成を行ない、ウエハ
上に多孔質シリコン層を形成した。

【0135】液相成長法により表9の条件でエピタキシ
ャル成長を行い、エピタキシャル層を約45μm成長さ
せた。このとき溶媒としてSnを用い、成長前に予めS
n中にSiを溶解させて飽和させておいてから徐冷を開
始し、或程度の過飽和状態となったところでウエハの多
孔質層表面をSn溶液に漬け、所定の時間成長を行っ
た。

【0136】

【表9】

H ₂ 流量	溶媒(Sn)温度	徐冷速度
2.0 l/min	950→900 ℃	0.5 ℃/min

基板を沸騰した1%濃度のNaOH水溶液に5分程浸し
シリコン層の表面のテクスチャ化をおこない、次にエ
ピタキシャル層の表面にPOCl₃を拡散源として900
℃の温度でPの熱拡散を行ってn⁺層を形成し、0.5
μm程度の接合深さを得た。形成されたn⁺層表面のデ
ッド層をウェット酸化後、エッチングにより除去し、約
0.2μmの適度な表面濃度をもった接合深さを得た。

【0137】最後にEB(Electron Beam)

蒸着により集電電極(Ti/Pd/Ag(40nm/2
0nm/1μm))/ITO透明導電膜(82nm)を
n⁺層上に形成した。

【0138】このようにして得られた薄膜結晶シリコン
太陽電池についてAM1.5(100mW/cm²)光
照射下でのI-V特性について測定したところ、セル面
積1cm²で開放電圧0.59V、短絡光電流36.6
mA/cm²、曲線因子0.75となり、エネルギー変

換効率16.2%を得た。

【0139】(実施例9)多孔質シリコンとシリコンウエハの貼り合わせによりシリコン薄膜太陽電池を作製した。

【0140】500 μ m厚のp型単結晶シリコンウエハA($\rho=0.01\Omega\cdot\text{cm}$)をHF水溶液中で表7の条件で陽極化成を行ない、ウエハ上に多孔質シリコン層を形成した。

【0141】多孔質シリコン層表面に $\rho=5\Omega\cdot\text{cm}$ のp型単結晶シリコンウエハBを重ね合わせ、N₂雰囲気中1050℃、2時間の条件で熱処理を行い、貼り合わせを行った。

【0142】貼り合わせた基板のうちウエハBの方をグラインディングにより研削して残し膜厚を100 μ mとした。

【0143】沸騰した1%濃度のNaOH水溶液に5分程浸し研削したシリコン層の表面のテクスチャ化をおこない、次にシリコン層の表面にPOCl₃を拡散源として900℃の温度でPの熱拡散を行ってn⁺層を形成し、0.5 μ m程度の接合深さを得た。形成されたn⁺層表面のデッド層をウェット酸化後、エッチングにより除去し、約0.2 μ mの適度な表面濃度をもった接合深さを得た。さらにシリコン層の表面をドライ酸化により薄く酸化し(～10nm)、フォトリソグラフィ法を持ちいて微細なグリッド形状に酸化膜をエッチングしその上にメタルマスクにより集電電極(Ti/Pd/Ag

(400nm/200nm/1 μ m))を蒸着した。さらに最後にその上にITO透明導電膜(82nm)を形成した。

【0144】このようにして得られた薄膜結晶シリコン太陽電池についてAM1.5(100mW/cm²)光照射下でのI-V特性について測定したところ、セル面積6cm²で開放電圧0.67V、短絡光電流38.1mA/cm²、曲線因子0.77となり、エネルギー変換効率19.7%を得た。

10 【0145】このように多結晶シリコンの多孔質層上に貼り合わせにより形成したシリコン層を用いて高い変換効率を示す薄膜結晶太陽電池が作製出来た。

【0146】以上述べたように、本発明によれば、ウエハに形成した多孔質シリコン上に形成したシリコン層を用いて従来より簡便なプロセスで高効率太陽電池が製造されることが示された。

20 【0147】(実施例10)前述したように、実験1、4、7、8と同様にして図3に示すプロセスにより金属基板/多孔質層/エピタキシャルシリコン薄膜太陽電池を作製した。

【0148】500 μ m厚のp型(100)シリコンウエハ($\rho=0.01\Omega\cdot\text{cm}$)をHF水溶液中で表10の条件で陽極化成を行ない、ウエハ上に多孔質シリコン層を形成した(図3(a))。

【0149】

【表10】

印加電圧	2.8V
電流密度	60mA/cm ²
陽極化成溶液	HF:H ₂ O:C ₂ H ₅ OH=1:1:1
時間	20min
多孔質層の厚み	100 μ m

多孔質シリコン層の形成終了時に化成水溶液のHF濃度を1%にまで落とし化成電流を100mA/cm²にまで上げて多孔質層をウエハより分離した(図3(b))。

【0150】分離した多孔質層をCrを100nm蒸着したSUS基板上に置き密着させた後、N₂雰囲気中で1100℃、2時間アニールを行い固着させた(図3(c))。次に固着した多孔質層の上に通常のLPCVD装置により表3の形成条件において成長時間を長くしてエピタキシャルシリコン層を約100 μ m成長させた(図3(d))。

【0151】次にエピタキシャル層の表面にPOCl₃を拡散源として900℃の温度でPの熱拡散を行ってn

40 ⁺層を形成し、0.5 μ m程度の接合深さを得た。形成されたn⁺層表面のデッド層をウェット酸化後、エッチングにより除去し、約0.2 μ mの適度な表面濃度をもった接合深さを得た(図3(e))。

【0152】最後にEB(Electron Beam)蒸着により集電電極(Ti/Pd/Ag(400nm/200nm/1 μ m))/ITO透明導電膜(82nm)をn⁺層上に形成した(図3(f))。

【0153】このようにして得られた薄膜結晶シリコン太陽電池についてAM1.5(100mW/cm²)光照射下でのI-V特性について測定したところ、セル面積6cm²で開放電圧0.52V、短絡光電流33.8mA/cm²、曲線因子0.75となり、エネルギー変

換効率13.2%を得た。

【0154】このように金属基板／多孔質層上に形成したエピタキシャル層を用いて良好な特性を示す薄膜結晶太陽電池が作製出来た。

【0155】(実施例11) 実施例10と同様にして p^+n 薄型結晶太陽電池を作製した。500 μ m厚の n 型(100)シリコンウエハ($\rho=0.01\Omega\text{cm}$)をHF水溶液中で表10の条件で照射下で陽極化成を行ない、ウエハ上に多孔質シリコン層を形成した。

【0156】多孔質シリコン層の形成終了時に化成水溶液のHF濃度を1%にまで落とし化成電流を100mA/cm²にまで上げて多孔質層をウエハより分離した。分離した多孔質層をMoを100nm蒸着したSUS基板上に置き密着させた後、N₂雰囲気中で1100℃2時間アニールを行い固着させた。LPCVD装置により表3の形成条件において成長時間を長くして多孔質層上にエピタキシャルシリコン層を約80 μ m成長した。成長後にエピタキシャルシリコン層の表面を60%濃度のヒドラジン水溶液を用いてテクスチャ化した。

【0157】次にエピタキシャル層の表面にBCl₃を拡散源として950℃の温度でBの熱拡散を行って p^+ 層を形成し、0.5 μ m程度の接合深さを得た。形成さ

れた p^+ 層表面のデッド層をウェット酸化後、エッチングにより除去し、約0.2 μ mの適度な表面濃度をもった接合深さを得た。EB蒸着により集電電極(Ti/Pd/Ag(400nm/200nm/1 μ m))を蒸着し、さらに最後にその上にITO透明導電膜(820nm)を形成した。

【0158】このようにして得られた薄膜結晶シリコン太陽電池についてAM1.5(100mW/cm²)光照射下でのI-V特性について測定したところ、セル面積6cm²で開放電圧0.53V、短絡光電流35.5mA/cm²、曲線因子0.74となり、エネルギー変換効率13.9%を得た。

【0159】(実施例12) 実施例10、11と同様にして多結晶シリコンウエハを用いて金属／多孔質／シリコン薄膜太陽電池を作製した。

【0160】500 μ m厚の p 型多結晶シリコンウエハ($\rho=0.02\Omega\cdot\text{cm}$; 結晶粒径数mm～数十mm)をHF水溶液中で表11の条件で陽極化成を行ない、ウエハ上に多孔質シリコン層を形成した。

【0161】

【表11】

印加電圧	2.4V
電流密度	30mA/cm ²
陽極化成溶液	HF:H ₂ O:C ₂ H ₅ OH=1:1:1
時間	40min
多孔質層の厚み	95 μ m

多孔質シリコン層の形成終了時に化成水溶液のHF濃度を1%にまで落とし化成電流を200mA/cm²にまで上げて多孔質層を多結晶ウエハより分離した。分離した多孔質層をCrを100nm蒸着したSUS基板上に置き密着させた後、N₂雰囲気中で1100℃、2時間アニールを行い固着させた。

【0162】次に固着した多孔質層表面に通常のLPCVD装置により表3の形成条件で成長時間を長くしてシリコン膜の成長を行いシリコン層の膜厚を約100 μ mとした。このときのシリコン層の結晶粒径は数mm～数十mmであり、基板の結晶性を保持していた。

【0163】基板を沸騰した1%濃度のNaOH水溶液に5分程浸しシリコン層の表面のテクスチャ化をおこない、次にエピタキシャル層の表面にPOCl₃を拡散源として900℃の温度でPの熱拡散を行って n^+ 層を形成し、0.5 μ m程度の接合深さを得た。形成された n^+ 層表面のデッド層をウェット酸化後、エッチングによ

り除去し、約0.2 μ mの適度な表面濃度をもった接合深さを得た。最後に集電電極(Ti/Pd/Ag(400nm/200nm/1 μ m))およびITO透明導電膜(820nm)を形成した。

【0164】このようにして得られた薄膜結晶シリコン太陽電池についてAM1.5(100mW/cm²)光照射下でのI-V特性について測定したところ、セル面積6cm²で開放電圧0.51V、短絡光電流33.2mA/cm²、曲線因子0.73となり、エネルギー変換効率12.4%を得た。このように多結晶シリコンの多孔質層を用いても単結晶シリコンの場合と同様に良好な特性を示す薄膜結晶太陽電池が作製出来た。

【0165】(実施例13) 図1(b)に示すような n^+p 型薄膜結晶太陽電池を液相成長法を用いて作製した。実施例10と同様にして500 μ m厚の p 型(100)シリコンウエハ($\rho=0.01\Omega\text{cm}$)をHF水溶液中で表10の条件で陽極化成を行ない、ウエハ上に多

孔質シリコン層を形成した。

【0166】多孔質シリコン層の形成終了時に化成水溶液のHF濃度を1%にまで落とし化成電流を100mA/cm²にまで上げて多孔質層をウエハより分離した。分離した多孔質層をTiを100nm蒸着したSUS基板上に置き密着させた後、N₂雰囲気中で1100℃2時間アニールを行い固着させた。次に固着した多孔質層の表面に液相成長法により表9の条件でエピタキシャル成長を行い、エピタキシャル層を約45μm成長させた。

【0167】このとき溶媒としてSnを用い、成長前に予めSn中にSiを溶解させて飽和させておいてから徐冷を開始し、或程度の過飽和状態となったところで多孔質層表面をSn溶液に漬け、所定の時間成長を行った。

【0168】次にエピタキシャル層の表面にPOCl₃を拡散源として900℃の温度でPの熱拡散を行ってn⁺層を形成し、0.5μm程度の接合深さを得た。形成されたn⁺層表面のデッド層をウェット酸化後、エッチングにより除去し、約0.2μmの適度な表面濃度をもった接合深さを得た。

【0169】最後にEB (Electron Beam) 蒸着により集電電極 (Ti/Pd/Ag (40nm/20nm/1μm)) /ITO透明導電膜 (820nm) をn⁺層上に形成した。

【0170】このようにして得られた薄膜結晶シリコン太陽電池についてAM1.5 (100mW/cm²) 光照射下でのI-V特性について測定したところ、セル面積1cm²で開放電圧0.53V、短絡光電流31.7mA/cm²、曲線因子0.76となり、エネルギー変換効率12.8%を得た。

【0171】以上述べたように、本発明によれば、ウエハに形成した多孔質シリコンをウエハより分離して金属基板上に固着し、その多孔質層上に形成したシリコン層を用いることで良好な太陽電池が製造されることが示された。

【0172】

【発明の効果】以上述べてきたように、請求項1の発明により、異種材料を用いずに窓層効果のある結晶太陽電

池が得られ、これにより、量産性のある良質の結晶太陽電池を市場に提供することができるようになった。

【0173】請求項5、6の発明により、光電変換効率の高い結晶薄膜太陽電池を提供する形成することが可能となり、特に金属基板を用いることにより良好な特性を示す結晶薄膜太陽電池を安価に提供することが可能となった。

【0174】更に請求項15、16の発明により、量産性のある安価で良質な薄型太陽電池を市場に提供することができるようになった。

【図面の簡単な説明】

【図1】本発明の太陽電池の構造を示した概略断面図である。

【図2】本発明の太陽電池の作製プロセスについて説明した図である。

【図3】本発明の太陽電池の作製プロセスについて説明した図である。

【図4】本発明の太陽電池の作製プロセスについて説明した図である。

30 【図5】多孔質層とシリコン層との界面での光の反射について説明した図である

【符号の説明】

101a, 201 結晶シリコン

101b, 303 金属基板

101c, 401 第1の結晶シリコン

103a, 102b, 102c, 203, 302, 402 多孔質シリコン層

103b, 103c, 303, 304 第2の結晶シリコン

30 104b, 104c, 305, 405 第2の結晶シリコンと反対導電型のシリコン層

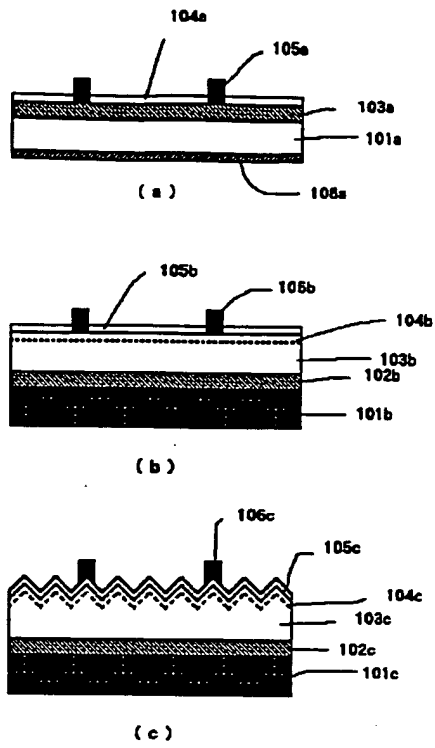
104a, 105b, 105c, 204, 306, 405 透明導電層

105a, 106b, 106c, 205, 307, 406 集電電極

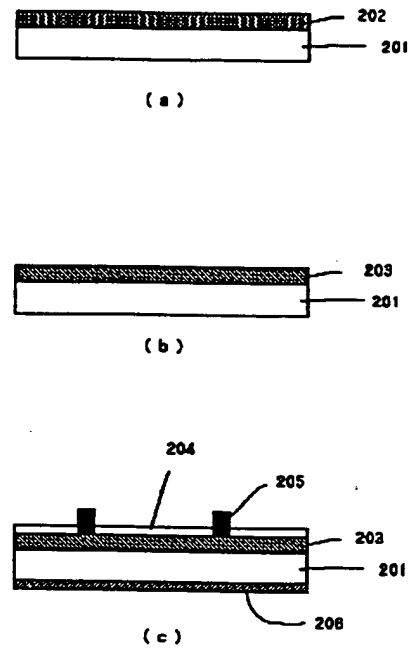
106a, 206 裏面電極

202 結晶シリコン (101a) と反対導電型のシリコン層

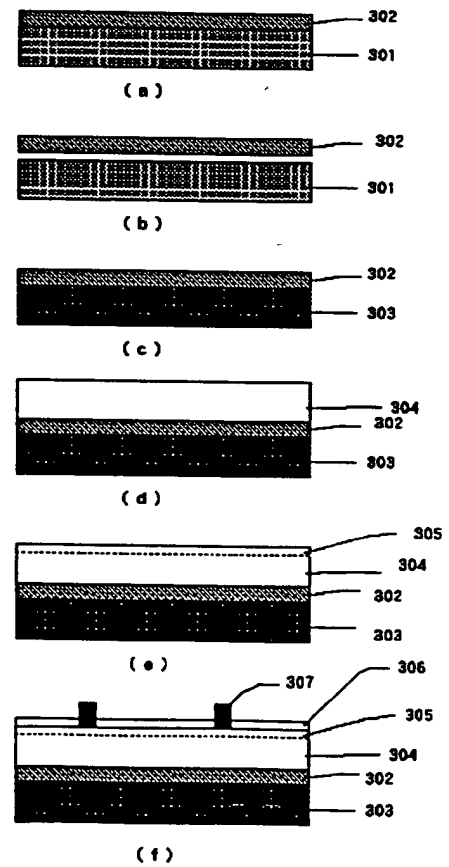
【図1】



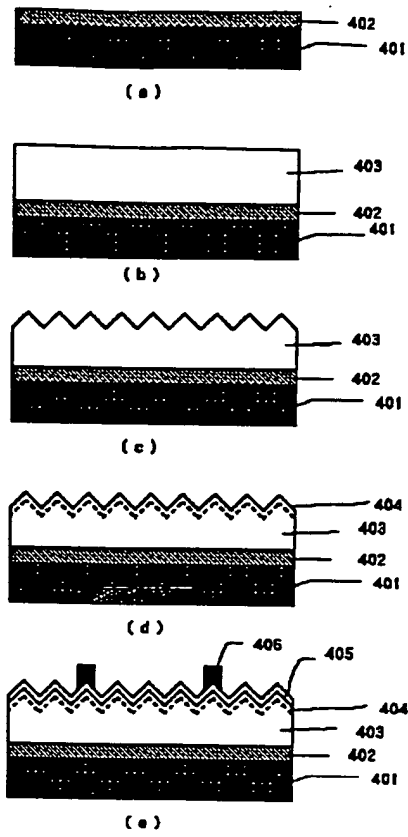
【図2】



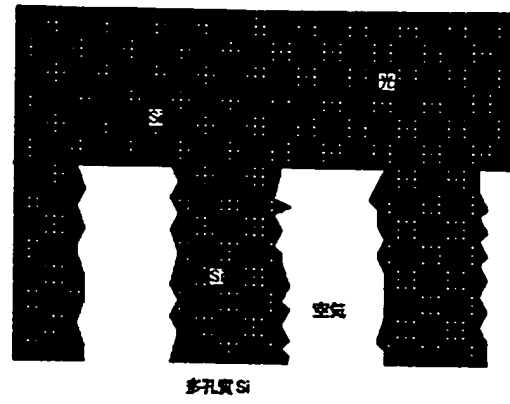
【図3】



【図4】



【図5】



JPA 6-45622

[Title of the Invention] Solar Cell and Manufacture Method thereof

[Abstract]

[Object] An object of the present invention is to provide an inexpensive solar cell having excellent characteristics and a manufacture method thereof.

[Constitution] A solar cell of the present invention is characterized in that a light incident layer or second conductive type porous silicon is laminated on a first conductive type crystal silicon. Moreover, a porous silicon is laminated on a first crystal silicon or a metal substrate, and a second crystal silicon is laminated on the porous silicon. A manufacture method of the present invention comprises the steps of: forming a porous layer on one surface of a first crystal silicon by anodization; forming a second crystal silicon on a porous layer (or separating the porous layer, fixing it to the metal substrate, then forming the second crystal silicon); and forming a semiconductor junction on a second crystal silicon surface.

[Claims]

[Claim 1] A solar cell comprising a porous silicon of a second conductive type as a light incident layer laminated on a crystal silicon of a first conductive type.

[Claim 2] The solar cell according to claim 1 wherein said first conductive type is p type, and said second conductive type is n type.

[Claim 3] The solar cell according to claim 1 wherein said crystal silicon of the first conductive type is a single-crystal silicon.

[Claim 4] The solar cell according to claim 1 wherein said crystal silicon of the first conductive type is a polycrystalline silicon.

[Claim 5] A solar cell comprising a porous silicon laminated on a first crystal silicon or a metal substrate; and a second crystal silicon laminated on the porous silicon.

[Claim 6] The solar cell according to claim 5 wherein said second crystal silicon is a single-crystal silicon.

[Claim 7] The solar cell according to claim 6 wherein said first crystal silicon is a single-crystal silicon or a polycrystalline silicon.

[Claim 8] The solar cell according to claim 5 wherein said second crystal silicon is a polycrystalline silicon.

[Claim 9] The solar cell according to claim 8 wherein said first crystal silicon is a polycrystalline silicon.

[Claim 10] The solar cell according to claim 5 wherein said second crystal silicon is an epitaxial layer formed on said porous silicon.

[Claim 11] The solar cell according to any one of claims 5 to 10 wherein a thickness of said second crystal silicon is in the range of 10 μm to 100 μm .

[Claim 12] The solar cell according to any one of claims 5 to 11 wherein said second crystal silicon has a semiconductor junction on a surface.

[Claim 13] The solar cell according to any one of claims 5 to 12 wherein a specific resistance of said second crystal

silicon is 0.1 cm or less.

[Claim 14] The solar cell according to any one of claims 5 to 13 wherein a surface of said second crystal silicon has a texture structure.

[Claim 15] A method of manufacturing a solar cell comprising the steps of:

i) forming a porous layer on one surface of a first crystal silicon by anodization;

ii) forming a second crystal silicon on said porous layer;

iii) texturing a surface of said second crystal silicon; and

iv) forming a semiconductor junction on the surface of said second crystal silicon.

[Claim 16] A method of manufacturing a solar cell comprising the steps of:

i) forming a porous layer on one surface of a first crystal silicon by anodization;

ii) changing forming conditions at the end of formation of said porous layer and performing electrolytic grinding to separate said porous layer from said first crystal silicon;

iii) fixing said porous layer to a metal substrate;

iv) forming a second crystal silicon on said porous layer on said metal substrate by crystal growth method; and

v) forming a semiconductor junction on a surface of said second crystal silicon.

[Claim 17] The method of manufacturing the solar cell according to claim 15 or 16 wherein said first crystal

silicon is a single-crystal silicon wafer.

[Claim 18] The method of manufacturing the solar cell according to claim 15 or 16 wherein said first crystal silicon is a polycrystalline silicon wafer.

[Claim 19] The method of manufacturing the solar cell according to claim 15 or 16 wherein said second crystal silicon is obtained by forming an epitaxial silicon on said porous layer.

[Claim 20] The method of manufacturing the solar cell according to claim 15 wherein said second crystal silicon is obtained by laminating said porous layer and a single-crystal silicon wafer.

[Detailed Description of the Invention]

[0001]

[Industrial Field] The present invention relates to a solar cell and a manufacture method thereof, particularly to a crystal solar cell inexpensive and excellent in characteristics and a manufacture method thereof.

[0002]

[Related Art] In various apparatuses, a solar cell is used as a drive energy source.

[0003] In the solar cell, pn junction is used in a functional section, and silicon is generally used as a semiconductor constituting the pn junction. The silicon used as the semiconductor has a single-crystal, polycrystalline or amorphous form. The amorphous silicon is advantageous in consideration of area enlargement and cost reduction, but the single-crystal silicon is preferably used in consideration of an efficiency of converting optical energy to electromotive

force or a safety. Therefore, a single-crystal silicon solar cell low in cost has been strongly requested for.

[0004] Recently, high-efficiency solar cells by single-crystal silicon have been strikingly developed, and a conversion efficiency exceeding 20% has been realized (A.W. Blakers and M.A. Green, Applied Physics Letters, vol. 48, p215, 1986; R.A. Sinton, Y. Kwark, J.Y. Gan and R.M. Swanson, IEEE Electron Device Letters, vol. EDL-6, p567, 1986; T.Saitoh, T. Uematsu, Y. Kida, K. Matsukuma and K. Morita, Proceedings of 19th IEEE Photovoltaic Specialists Conference, p1518, 1987).

[0005] In the high-efficiency solar cell, a high-quality single-crystal wafer is used, and IC manufacture process is used to enhance performances. Specifically, the high-efficiency solar cell is characterized in that (1) a high-quality FZ wafer with a minority carrier having a long lifetime is used in a substrate, (2) a surface reflection of incident light is suppressed to trap light inside a crystal, and (3) a structure or a process for reducing recombination losses on a crystal surface or inside the crystal is introduced.

[0006] However, it requires a complicated process and time especially to suppress the incident light reflection, raise a capture ratio and reduce the recombination loss of the carrier generated on the crystal surface, which causes a problem with mass production. Since the expensive high-quality wafer is used, it is difficult to shift to the mass production.

[0007] On the other hand, in consideration of an absorption

factor of single-crystal silicon and a diffusion length of minority carrier, a crystal thickness of 100 μm can result in a sufficient conversion efficiency (E. Fabre and C. Belouet, Proceedings of 15th IEEE Photovoltaic Specialists Conference, p.654, 1981). In actual, the wafer is thicker than necessary, the generated minority carriers are recombined to reduce photoelectric currents while diffused inside the crystal. Therefore, attempts have been made to thin the substrate or silicon wafer, but with the thinning, mechanical strength is impaired. Therefore, the wafer itself cannot be thinned very much.

[0008] Moreover, when the film is thinned, the necessary crystal diffusion length may be the same as or more than the film thickness, and no expensive FZ substrate needs to be used. Furthermore, the film thickness can be set in the range of 10 to 50 μm by the light trapping effect and BSF (Back Surface Field) structure. Resources are effectively used, weights are reduced, deterioration of characteristics by temperature rise of solar cell by infrared absorption can be reduced, and other advantages are provided. However, the solar cell having a sufficiently thin film and providing a high efficiency has not been realized.

[0009] On the other hand, recently, the use of polycrystalline silicon has been studied for the purpose of obtaining a low cost like the amorphous silicon and a high energy conversion efficiency like the single-crystal silicon. In a proposed conventional method, however, it is difficult to slice a bulk polycrystal into plates each having a thickness of 0.3 mm or less for use in the same manner as the

single-crystal silicon. Therefore, the thickness becomes larger than necessary for absorbing a sufficient amount of light. In this respect, the material is not sufficiently effectively used. Specifically, a sufficient thinning is necessary to lower the cost. Recently, a method has been proposed in which a silicon sheet is formed by spinning method for pouring liquid drops of molten silicon into a mold. The thickness of the crystal silicon is about 0.1 mm to 0.2 mm at minimum, and is not sufficiently smaller as compared with the sufficient film thickness (20 to 50 μ m) necessary for light absorption.

[0010] To solve the problem, there is proposed a drastic attempt to obtain a high energy conversion efficiency and low cost by separating (peeling) a grown thin-film epitaxial layer from a single-crystal silicon substrate for use in a solar cell (Milnes, A.G. and Feucht, D.L., "Peeled Film Technology Solar Cells", IEEE Photovoltaic Specialist Conference, p.338, 1975).

[0011] In this method, however, it is necessary to insert an intermediate layer of SiGe between the single-crystal silicon substrate and the epitaxial layer for hetero-epitaxial growth, and selectively melt the intermediate layer to peel the grown layer. In general, in the hetero-epitaxial growth, defects are induced in a growth interface because of different grid constants. Moreover, since different materials are used, process cost is not advantageous.

[0012] Moreover, in a method of manufacturing a solar cell disclosed in U.S. Pat. No. 4,816,420, a sheet-like crystal is formed on a crystal substrate via a mask material by the

selective epitaxial growth and lateral growth, and subsequently separated from the substrate, so that a thin crystal solar cell can be obtained.

[0013] In the above method, however, an opening formed in the mask material is linear. When the sheet crystal grown from a line seed using the selective epitaxial growth and lateral growth is separated, crystal cleavage is used for mechanical peeling. In this case, if the line seed is relatively large, the contact area with the substrate is enlarged. Therefore, the sheet-like crystal is broken during peeling. Especially, to enlarge the area of the solar cell, even if a line width is narrowed (practically around 1 μm), the method is practically difficult with a line length of several millimeters to several centimeters or more.

[0014] Moreover, for example, SiO_2 is used as the mask material to grow a silicon thin film at a substrate temperature of 1000°C by the selective epitaxial growth and lateral growth, but considerable lamination defects (face defects) may be introduced toward the silicon layer in the vicinity of a silicon layer/ SiO_2 interface by reaction of the silicon layer grown at the high temperature with SiO_2 . Such defects adversely affect the characteristics of the solar cell.

[0015] Furthermore, in the conventional solar cell using the crystal silicon, since pn junction is generally made in a bulk, p⁺ layer (or n⁺ layer) on the light incident side is naturally a silicon layer. However, it is important for the light incident layer to function as a window layer for transmitting much light, rather than to function as a power

generating layer. In this respect, it is more advantageous to use a material smaller in absorption factor than silicon.

[0016] To solve the problem, instead of making the pn junction in the bulk, proposed is a method of disposing a different material a-SiC on a crystal silicon surface to form a hetero-junction.

[0017] Although the conventional a-SiC is formed by an ordinary plasma CVD method, doping efficiency is deteriorated, and it is difficult to set a conductivity to 10^{-2} S/cm or more. Moreover, a-SiC is easily influenced by ion damages from plasma during formation, and a good a-SiC/silicon interface cannot easily be obtained. Therefore, sufficient solar cell characteristics have not been realized.

[0018] To solve this respect, studies have been performed to deposit μ c-SiC using ECR (Electron Cyclotron Resonance) plasma method to form an excellent hetero-junction type solar cell (Y. Matsumoto, G. Hirata, H. Takakura, H. Okamoto and Y. Hamakaawa, Journal of Applied Physics, 67 (1990) p.6538). In this method, however, a device is complicated, and there is a problem with mass production.

[0019] On the other hand, if silicon itself can provide a window layer effect without using the different material, an advantageous process is realized.

[0020]

[Problem to be solved by the Invention] The present invention solves the problems of the prior arts, and an object thereof is to provide a mass-producible high-efficiency crystal solar cell and a manufacture method thereof.

[0021] Specifically, an object of the present invention is to provide a silicon layer itself with a window layer effect and provide a solar cell having excellent characteristics.

[0022] Moreover, an object of the present invention is to use a thin-layer single-crystal semiconductor to provide a high-quality solar cell, and to form a high-quality crystal silicon layer on SUS substrate or another metal substrate to provide a less expensive solar cell.

[0023] Furthermore, the present invention provides a method of manufacturing a thin-film single-crystal solar cell having excellent characteristics.

[0024] The present invention has been completed as a result of intensive researches by the present inventors to attain the aforementioned objects.

[0025] According to a first aspect of the present invention, there is provided a solar cell in which a light incident layer or porous silicon of a second conductive type is laminated on a crystal silicon of a first conductive type.

[0026] According to a second aspect of the present invention, there is provided a solar cell in which a porous silicon is laminated on a first crystal silicon or a metal substrate, and a second crystal silicon is laminated on the porous silicon.

[0027] According to a third aspect of the present invention, there is provided a method of manufacturing a solar cell comprising the steps of: i) forming a porous layer on one surface of a first crystal silicon by anodization; ii) forming a second crystal silicon on the porous layer; iii) texturing a surface of the second crystal silicon; and iv)

forming a semiconductor junction on the surface of the second crystal silicon.

[0028] Furthermore, according to a fourth aspect of the present invention, there is provided a method of manufacturing a solar cell comprising the steps of: i) forming a porous layer on one surface of a first crystal silicon by anodization; ii) changing forming conditions at the end of formation of the porous layer and performing electrolytic grinding to separate the porous layer from the first crystal silicon; iii) fixing the porous layer to a metal substrate; iv) forming a second crystal silicon on the porous layer on the metal substrate by crystal growth method; and v) forming a semiconductor junction on a surface of the second crystal silicon.

[0029]

[Action] Structures of the solar cell of the present invention are shown in Figs. 1(a), (b) and (c), and manufacture processes are shown in Figs. 2, 3 and 4.

[0030] In Figs. 1(a) and 2, 101a, 201 denote first conductive type crystal silicon; 103a, 203 denote second conductive type porous silicon layers; 104a, 204 denote transparent conductive layers; 105a, 205 denotes current collector electrodes; 106a, 206 denote back-surface electrodes; and 202 denotes a second conductive type layer.

[0031] In Fig. 2, impurities are introduced to a silicon wafer surface by thermal diffusion, ion implantation or the like to form a junction (Fig. 2(a)). Subsequently, a surface of the wafer to which the impurities are introduced is made porous in HF solution by anodization (Fig. 2(b)), a

transparent conductive film and current collector electrode are formed on the surface, and an electrode is formed on a back surface to form a solar cell (Fig. 2(c)).

[0032] A light absorption factor of porous silicon is remarkably smaller than that of crystal silicon (H. Koyama and N. Koshida, Extended Abstracts of the 1991 International Conference on Solid State Device and Materials, Yokohama, 1991, pp. 314). Therefore, when a porous silicon layer of a conductive type opposite to a type of a crystal silicon is formed on a surface of the crystal silicon, the porous silicon layer functions as an excellent window layer, so that a solar cell having a high photoelectric conversion efficiency can be prepared.

[0033] In Figs. 1(b) and 3, 101b, 303 denote metal substrates; 102b, 302 denote porous silicon layers; 103b, 304 denote second crystal silicon layers; 104b, 305 denote crystal silicon of conductive types opposite to those of 103b and 304; 106b, 307 denote current collector electrodes; and 301 denotes a crystal silicon.

[0034] In Fig. 3, a surface of silicon wafer is made porous in HF solution by anodization (Fig. 3(a)), and HF concentration in the solution is lowered at the end of formation of a porous layer to increase formation currents. In an electric grinding mode, only a porous portion around a porous layer/wafer interface is etched and removed to separate the porous layer from the wafer (Fig. 3(b)). Subsequently, the separated porous layer is placed on a metal substrate and fixed thereto (Fig. 3(c)), a silicon layer is grown on the porous portion by epitaxial growth (Fig. 3(d)),

and a junction is formed on a silicon layer surface to form a solar cell (Figs. 3(e), (f)).

[0035] In Figs. 1(c) and 4, 101c, 401 denote first crystal silicon; 102c, 402 denote porous silicon layers; 103c, 403 denote second crystal silicon layers; 104c, 404 denote crystal silicon of conductive types opposite to those of 103c and 403; 105c, 405 denote transparent conductive films; and 106c, 406 denote current collector electrodes.

[0036] In Fig. 4, a surface of silicon wafer is made porous in HF solution by anodization (Fig. 4(a)), and a silicon layer is laminated on the surface by epitaxial growth, or a porous layer and a separate silicon wafer are laminated to form the silicon wafer into a thin-film silicon layer by grinding and polishing (Fig. 4(b)). After texturing a silicon layer surface, a junction is formed to complete a solar cell (Figs. 4(c) to (e)).

[0037] In Figs. 3 and 4, for an interface of the porous layer and the second crystal silicon layer grown on the porous layer, as shown in Fig. 5, in a pored portion on the side of the porous layer, a silicon layer surface is exposed to air. Light reflection in the portion is larger than that when an oxide film is formed on the silicon surface.

Therefore, light can effectively be trapped between the porous layer and the silicon layer surface. Furthermore, the light trapping effect can further be enhanced by controlling a diameter and number density of holes on the porous surface. Therefore, a thickness of the silicon layer can be set to 100 μm or less.

[0038] Anodization is preferably used in forming the porous

layer of the present invention.

[0039] In formation of porous silicon by anodization, positive holes are necessary for anodic reaction. Therefore, p-type silicon in which the positive holes exist is mainly made porous (T. Unagami, J. Electrochem. Soc., vol. 127, 476 (1980)). On the other hand, it is reported that a low-resistance n-type silicon can be made porous (R.P. Holmstrom and J.Y. Chi, Appl. Phys. Lett., vol. 42, 386 (1983)). The low-resistance silicon can be made porous irrespective of p type or n type. Silicon can selectively be porous dependent on its conductive type, and only p layer can be made porous by performing the anodization in a dark place like in FIPOS (Full Isolation by Porous Oxidized Silicon) process.

[0040] For the porous silicon obtained by anodizing the single-crystal silicon, according to observation with a transmission type electronic microscope, holes having a diameter of about several nanometers are formed, and the density is half or less that of the single-crystal silicon. However, single-crystal properties are maintained, and the epitaxial layer can be grown on the porous silicon by LPCVD method or the like.

[0041] Moreover, even when a polycrystalline silicon is used instead of the single-crystal silicon, the porous layer can similarly be obtained by anodization. A crystal silicon layer can be grown on the porous layer by LPCVD method or the like (in this case, a partial epitaxial growth can be realized corresponding to a polycrystalline silicon crystal grain size).

[0042] As described above, the present inventors have

conducted experiments, have found that an excellent window layer can be formed by changing a conductive type and forming a crystal silicon surface to a porous silicon layer, an epitaxial layer can be obtained on the porous silicon layer separated from a wafer and fixed to a metal substrate and that an effect of trapping light into a silicon layer formed on the porous silicon layer can further be enhanced by controlling a size and number density of holes in a porous silicon layer surface, and have completed the present invention. The experiments conducted by the present inventors et al. will be described hereinafter in detail.

[0043] (Experiment 1) (Experiment 1) Formation of Porous Silicon

A p-type (100) single-crystal silicon wafer having a thickness of 500 μm and a specific resistance of 0.01 Ωcm was anodized in aqueous HF solution. Anodization conditions are shown in Table 1.

[0044]

[Table 1]

APPLIED VOLTAGE	2.6 V
CURRENT DENSITY	30 mA/cm ²
ANODIZATION SOLUTION	HF:H ₂ O:C ₂ H ₅ OH=1:1:1
TIME	1 min
POROUS LAYER THICKNESS	2.5 μm

When a surface of an obtained porous silicon layer was observed with a transmission type electronic microscope, holes having an average diameter of about 6 nm were formed. Moreover, when a section of the porous silicon layer was

observed with a high resolution scanning type electronic microscope, it was confirmed that micro holes were similarly formed vertically to the substrate.

[0045] Furthermore, for the conditions of Table 1, when an anodization time was lengthened, the porous silicon layer thickness was increased, and a density was measured, the density of the porous silicon layer was 1.1 g/cm^3 or about half that of the single-crystal silicon.

[0046] Moreover, the anodization time was lengthened, the porous silicon layer thickness was increased, and current density was raised at the end of the anodization. The porous layer was separated from the wafer by electrolytic etching, and an absorption factor of the porous silicon was measured. As a result, the absorption factor of the porous silicon was about $1/6$ for light having a wavelength of 500 nm, and about $1/5$ for light having a wavelength of 900 nm as compared with that of the crystal silicon.

(Experiment 2) Forming Porous of Impurity Introducing Layer

After impurities were introduced to a wafer surface, the corresponding portion was made porous. Ions were implanted into an n-type (100) single-crystal silicon wafer surface having a thickness of 500 μm and a specific resistance of $1 \text{ }\Omega\text{cm}$ at B, 25 KeV, $1 \times 10^{15} \text{ cm}^{-2}$, and continuous annealing was performed at 550°C for one hour, 800°C for 30 min. and 550°C for one hour to activate impurities and recover damages by the ion implantation, so that junction was formed. The wafer surface with the ions implanted was subjected to anodization in aqueous HF solution. Anodization conditions are shown in Table 2. The anodization was

performed in a dark place.

[0047]

[Table 2]

APPLIED VOLTAGE	2.6 V
CURRENT DENSITY	5 mA/cm ²
ANODIZATION SOLUTION	HF:H ₂ O:C ₂ H ₅ OH=1:1:1
TIME	1 min

After the anodization was completed, a wafer surface section was observed with a high resolution scanning type electronic microscope, and it was observed that a porous silicon layers similar to that of Experiment 1 was formed. A thickness of the porous layer was about 200 nm. Moreover, when a distribution of B in a depth direction was checked by secondary ion mass analysis, a junction depth was about 200 nm, and it was confirmed that the formation of the porous portion by anodization was terminated in p-layer.

[0048] (Experiment 3) Formation of Solar Cell

The single-crystal wafer with the porous silicon layer on the surface obtained in Experiment 2 was used to prepare a solar cell.

[0049] A transparent conductive film (ITO) serving also as a reflection preventive layer and a grid-like current collector electrode were vacuum-deposited on the porous layer surface, a metal forming an ohmic electrode was vacuum-deposited on a wafer surface opposite to the porous layer, and the solar cell was prepared. When current-voltage characteristics (I-V characteristics) of the prepared solar cell were measured under AM 1.5 (100 mW/cm²) light irradiation, at a cell area of 6 cm², an open voltage was 0.60 V, short-circuit

photoelectric current was 36 mA/cm², curve factor was 0.74, and conversion efficiency was 15.9%. An excellent crystal solar cell with a high conversion efficiency was obtained.

[0050] For reference, in experiment 2 a junction was formed by ion implantation, and no porosity was formed to prepare a solar cell. For the characteristics, the open voltage was 0.58 V, short-circuit photoelectric current was 34 mA/cm², curve factor was 0.77, and conversion efficiency was 15.2%. It was confirmed that the characteristics were improved, especially the photoelectric currents were increased by allowing the porous layer to function as the window layer.

[0051] As described above, the present invention completed based on the aforementioned experiment results relates to a crystal solar cell obtained by forming an area different in conductive type on a silicon wafer and making the area porous.

[0052] The present invention is characterized in that the porous layer is used as a light window layer and more light is supplied by a power generating layer.

[0053] (Experiment 4) Epitaxial Growth Method on Porous Silicon

Epitaxial growth was performed on the porous silicon layer on the wafer formed in Experiment 1 by an ordinary low-pressure CVD method (LPCVD method). Used as a raw material was SiH₂Cl₂. A carrier gas of H₂ was applied. The growth conditions are shown in Table 3.

[0054]

[Table 3]

GAS FLOW RATE	SUBSTRATE TEMPERATURE	PRESSURE	GROWTH TIME
SiH ₂ Cl ₂ /H ₂			

0.5/100 l/min	950 °C	100 Torr	60 min
---------------	--------	----------	--------

After the growth was completed, a crystal growth surface state was observed with an optical microscope and scanning type electronic microscope. A flat surface was obtained, and a thickness of an epitaxial layer was about 50 μm . Moreover, when a growth layer section was observed with a transmission type electronic microscope, a single-crystal epitaxial layer having excellent crystal properties was confirmed.

[0055] (Experiment 5) Formation of Solar Cell

The epitaxial silicon on the porous layer obtained in Experiment 1, 4 was used to prepare a solar cell.

[0056] A substrate was immersed in aqueous KOH solution to anisotropy-etch an epitaxial layer surface, and a texture having a height between convex and concave of about several micrometers was constructed. Subsequently, ions were implanted into the epitaxial layer surface with the texture constructed thereon at P, 50 KeV, $1 \times 10^{15} \text{cm}^{-2}$, and continuous annealing was performed at 550°C for one hour, 800°C for 30 min. and 550°C for one hour to activate impurities and recover damages by the ion implantation, so that junction was formed. Finally, a grid-like current collector electrode and reflection preventive transparent conductive film were vacuum-deposited on the epitaxial layer surface to prepare the solar cell.

[0057] For the solar cell using the epitaxial thin film grown on the porous area as described above, when current-voltage characteristics (I-V characteristics) were measured under AM 1.5 (100 mW/cm^2) light irradiation, at the cell area

of 6 cm^2 , the open voltage was 0.61 V, short-circuit photoelectric current was 35 mA/cm^2 , curve factor was 0.76, and conversion efficiency was 16.2%. An excellent crystal solar cell with a high conversion efficiency was obtained.

[0058] (Experiment 6) The porosity formation conditions, solar cell characteristics and anodization conditions were changed, a size and number density of holes of the porous layer were changed, and the correlation with solar cell characteristics was checked.

[0059] First, formation currents were changed during the anodization of a substrate wafer. In the conditions of Table 1 of Experiment 1, the current density was changed to 125 mA/cm^2 from 5 mA/cm^2 , and hole states on the porous layer surface were observed with the high resolution scanning type electronic microscope.

[0060] As a result, it was found that the hole size was increased with the increase of the current density, but the number density of holes underwent no change (Table 4).

[0061]

[Table 4]

CURRENT DENSITY	5 mA/cm^2	30 mA/cm^2	125 mA/cm^2
HOLE DIAMETER	to 3 nm	to 6 nm	to 13 nm
NUMBER DENSITY	3.7×10^{11}	4×10^{11}	3.5×10^{11}

In the above, when the specific resistance of substrate wafer was set to $1 \Omega \cdot \text{cm}$ to perform formation in the same manner, the number density was increased. When the current density was 3 mA/cm^2 , a hole diameter was 2.5 nm at maximum, and the number density was $2 \times 10^{12}/\text{cm}^2$. The hole diameter and number density of holes on the porous layer

surface can be controlled by changing the formation conditions in this manner.

[0062] Subsequently, a solar cell was formed on the porous layer prepared as described above in the same manner as Experiment 4, 5, and changes of characteristics were checked. Table 5 shows changes of photoelectric currents of the solar cell when the formation current density is changed using a specific resistance of $0.01 \Omega \cdot \text{cm}$ (p type) on a substrate wafer.

[0063]

[Table 5]

FORMATION CURRENT	5 mA/cm ²	30 mA/cm ²	125 mA/cm ²
PHOTOELECTRIC CURRENT	33 mA/cm ²	35 mA/cm ²	37 mA/cm ²

With the increase of the formation current, the photoelectric current of the solar cell changes. Moreover, when a substrate wafer having a specific resistance of $1 \Omega \cdot \text{cm}$ was used, and a porous layer was formed at a formation current of 3 mA/cm^2 on the conditions of Table 1, the photoelectric current of a prepared solar cell was 34 mA/cm^2 . These result because in an interface of porous layer and epitaxial silicon layer, light reflection from a pored portion is increased on the side of the porous layer, and light is effectively trapped in the epitaxial silicon layer.

[0064] For reference, when a solar cell was prepared on a substrate wafer having a specific resistance of $0.01 \Omega \cdot \text{cm}$ in the same manner as Experiment 4, 7 (with no porous layer formed), the photoelectric current was 32 mA/cm^2 .

[0065] As described above, the present invention completed based on the results of Experiments 1, 4 to 6 relates to a

crystal solar cell obtained by forming a porous layer on a wafer and forming a silicon layer on the porous layer, and a manufacture method thereof. The present invention is characterized in that the porous layer is used as a light reflecting layer and FZ wafer or another high-quality wafer is unnecessary.

[0066] (Experiment 7) Separation of Porous Layer and Fixing thereof to Metal Substrate

In Experiment 1, for the conditions of Table 1, the time was lengthened, a porous layer was formed in about 100 μm , HF concentration in aqueous formation solution was dropped to about 1% after the formation of the porous layer, and the formation current density was raised to 150 mA/cm². In an electrolytic grinding mode, the formed porous layer was separated from a wafer.

[0067] After the separated porous layer was placed and attached onto a 1 mm thick Cr substrate, annealing was performed in N₂ atmosphere at 1100°C for two hours for lamination. The porous layer was then fixed to the Cr substrate.

[0068] When a section of a fixed porous layer/Cr substrate interface was observed with a transmission type electronic microscope, it was confirmed that a silicide layer of CrSi₂ was formed on the interface.

[0069] (Experiment 8) Formation of Solar Cell

An epitaxial silicon on the metal substrate/porous layer was used to prepare a solar cell based on the results of Experiments 1, 4, 7.

[0070] Epitaxial growth was performed on the porous silicon

layer on Cr substrate obtained in Experiment 7 on the conditions of Table 3 by an ordinary LPCVD method.

[0071] Ions were implanted into the epitaxial layer surface at P, 50 KeV, $1 \times 10^{15} \text{cm}^{-2}$, and continuous annealing was performed at 550°C for one hour, 800°C for 30 min. and 550°C for one hour to activate impurities and recover damages by the ion implantation, so that junction was formed. Finally, a reflection preventive transparent conductive film and grid-like current collector electrode were vacuum-deposited on the epitaxial layer surface to prepare the solar cell.

[0072] For the solar cell using the epitaxial thin film grown on the porous area as described above, when current-voltage characteristics (I-V characteristics) were measured under AM 1.5 (100 mW/cm^2) light irradiation, at the cell area of 6 cm^2 , the open voltage was 0.52 V, short-circuit photoelectric current was 31 mA/cm^2 , curve factor was 0.73, and conversion efficiency was 11.8%. An excellent crystal solar cell was obtained.

[0073] As described above, the present invention completed based on the results of Experiments 1, 4 to 6 relates to a thin-film crystal solar cell obtained by forming a porous layer on a wafer, separating (peeling) the porous layer from the wafer, fixing the porous layer to a metal substrate, and using an epitaxial layer grown on the porous layer, and a manufacture method thereof.

[0074] The present invention is characterized in that the characteristics equal to those of the epitaxial layer on the wafer can be obtained using the epitaxial layer on the porous area, the wafer for forming the porous layer can be reused,

and effective cost is provided.

[0075] Hydrofluoric acid solution is used in anodization method for forming a porous silicon layer for use in the present invention, and porosity can be realized at HF concentration of 10% or more. The amount of electric currents flowing during the anodization is appropriately determined by HF concentration, desired porous layer thickness, porous layer surface state and the like, but preferably in the range of about several mA/cm² to several dozens of mA/cm².

[0076] Moreover, when ethyl alcohol or another alcohol is applied to HF solution, air bubbles of reaction product gas generated during the anodization can momentarily be removed from a reaction surface without being stirred. The porous silicon can be formed uniformly and efficiently. An amount of applied alcohol is appropriately determined by HF concentration, desired porous layer thickness, or porous layer surface state, but needs to be determined particularly not to excessively lower the HF concentration.

[0077] The conductive type of the wafer surface layer to be made porous may be of either p type or n type, but especially in the p type, formation can automatically be completed by performing the anodization in a dark place.

[0078] Conversely, in the electrolytic grinding performed to separate the porous layer from the wafer after the porous layer is formed, HF concentration needs to be several % or less, and the formation current needs to be 100 mA/cm² or more.

[0079] In the present invention, examples of epitaxial

growth method for use in forming the silicon layer on the porous layer include LPCVD, sputtering, plasma CVD, optical CVD, liquid phase growth method, and the like.

[0080] Examples of material gas for use in LPCVD, plasma CVD, optical CVD and another gas phase growth method include SiH_2Cl_2 , SiCl_4 , SiHCl_3 , SiH_4 , Si_2H_6 , SiH_2F_2 , Si_2F_6 or other silanes, silane halides and the like.

[0081] Moreover, H_2 is added to the material gas as a carrier gas or for the purpose of obtaining a reducing atmosphere promoting the crystal growth. An amount proportion of the material gas and hydrogen is appropriately determined by a forming method, material gas type and forming conditions, but preferably in the range of 1:10 to 1:1000 (introduction flow rate), more preferably 1:20 to 1:800.

[0082] In the liquid phase growth method, Si is dissolved in solvent of Ga, In, Sb, Bi, Sn or the like in H_2 or N_2 atmosphere, and the solvent is slow cooled or a temperature difference is made in the solvent, so that the epitaxial growth is performed. When Sn is used as the solvent, obtained crystal is electrically neutral, and conductive type can be determined at a desired doping concentration by appropriately applying desired impurities after or during the growth.

[0083] Moreover, the temperature and pressure in the epitaxial growth method for use in the present invention differ with the forming method, used material gas type, flow ratio of material gas and H_2 and other forming conditions but, for example, in the ordinary LPCVD method the temperature is preferably controlled in the range of 600°C to 1250°C, more

preferably 650°C to 1200°C. In the liquid phase growth method, the temperature differs with solvent type, but is preferably controlled in the range of 850°C to 1050°C when Sn is used. Moreover, in the plasma CVD method or another low temperature process, the temperature is preferably controlled in the range of 200°C to 600°C, more preferably 200°C to 500°C.

[0084] Similarly, the pressure is preferably in the range of 10^{-2} Torr to 760 Torr, more preferably 10^{-1} Torr to 760 Torr.

[0085] In the solar cell of the present invention, a metal substrate material to which the porous silicon layer is fixed may be any arbitrary metal having an excellent conductivity and forming a compound of silicon, silicide or the like, such as W, Mo, Cr and the like. Of course, any other material may be used as long as the metal having the mentioned properties sticks to the surface. Therefore, an inexpensive substrate other than metal can be used. A thickness of silicide layer is not especially limited, but preferably in the range of 0.01 to 0.2 μm .

[0086] In the present invention, for another method of forming the silicon layer on the porous layer, another separate silicon wafer surface and the porous layer surface are overlapped and laminated through thermal treatment, and subsequently the thickness may be reduced by cutting the silicon wafer. For thermal treatment conditions, time is preferably in the range of 30 minutes to several hours in N_2 atmosphere at 1000°C or more.

[0087] In the solar cell of the present invention, to reduce a reflection loss of incident light, a texture is formed on the silicon layer surface using hydrazine, NaOH, KOH or the

like. A height of formed texture pyramid is preferably in the range of several micrometers to several dozens of micrometers.

[0088] Moreover, in the solar cell of the present invention, a depth of formed junction varies with the amount of introduced impurities, but is preferably in the range of 0.05 to 3 μm , more preferably 0.1 to 1 μm .

[0089]

[Embodiment] Embodiments in which the method of the present invention is implemented to form desired solar cells will be described hereinafter in more detail, but the present invention is not limited to these embodiments.

[0090] (Example 1) As described above, a porous silicon/single-crystal silicon solar cell was prepared in a process shown in Fig. 2 in the same manner as Experiments 1 to 3.

[0091] First, B thermal diffusion was performed on a surface of n-type (100) silicon wafer ($\rho=1 \Omega\text{cm}$) surface having a thickness of 500 μm using BCl_3 as a diffusion source at 950°C to form p^+ layer, so that a junction depth of about 0.5 μm was obtained.

[0092] After a dead layer of formed p^+ layer surface was wet oxidized, the layer was etched and removed, and a junction depth of about 0.2 μm having an appropriate surface concentration was obtained (Fig. 2(a)).

[0093] Subsequently, the p^+ layer surface was subjected to anodization in aqueous HF solution in a dark place on the conditions of Table 2, so that a porous silicon layer was formed on the wafer (Fig. 2(b)).

[0094] Finally, by EB (Electron Beam) deposition, ITO transparent conductive film (82 nm)/current collector electrode (Ti/Pd/Ag (400 nm/200 nm/1 μm)) were formed on the porous layer. Moreover, Ti/Cr (400 nm/1 μm) as back-surface electrodes were formed on a wafer back surface (Fig. 2(c)).

[0095] For the porous silicon/crystal silicon solar cell obtained as described above, when I-V characteristics under AM 1.5 (100 mW/cm^2) light irradiation were measured, at the cell area of 6 cm^2 , the open voltage was 0.61 V, short-circuit photoelectric current was 36.4 mA/cm^2 , curve factor was 0.76, and energy conversion efficiency was 16.9%.

[0096] As described above, the porous silicon layer formed on the single-crystal silicon was used as the window layer, and the thin-film crystal solar cell having excellent characteristics could be prepared.

[0097] (Example 2) In the same manner as Example 1, a porous layer was formed on a textured wafer surface to prepare a solar cell.

[0098] A 500 μm thick, n-type (100) silicon wafer ($\rho=3 \Omega\text{cm}$) was immersed in aqueous hydrazine solution with 60% concentration for ten minutes, and the wafer surface was formed in a texture having about several micrometer concave/convex structure.

[0099] Subsequently, B thermal diffusion was performed on the textured surface using BCl_3 as a diffusion source at 950°C to form p^+ layer, so that a junction depth of about 0.5 μm was obtained. After a dead layer of formed p^+ layer surface was wet oxidized, the layer was etched and removed, and a junction depth of about 0.2 μm having an appropriate

surface concentration was obtained. The p⁺ layer surface was subjected to anodization in aqueous HF solution in a dark place on the conditions of Table 2, so that a porous silicon layer was formed on the textured wafer. Thereafter, ions were implanted into a wafer back surface at P, 50 KeV, $1 \times 10^{15} \text{cm}^{-2}$, and continuous annealing was performed at 550°C for one hour and 750°C for two hours to form n⁺ layer.

[0100] Furthermore, by EB (Electron Beam) deposition, ITO transparent conductive film (82 nm)/current collector electrode (Ti/Pd/Ag (400 nm/200 nm/1 μm)) were formed on the porous layer. Moreover, Ti/Cr (400 nm/1 μm) as back-surface electrodes were formed on the wafer back surface.

[0101] For the crystal silicon solar cell obtained as described above, when I-V characteristics under AM 1.5 (100 mW/cm²) light irradiation were measured, at the cell area of 6 cm², the open voltage was 0.62 V, short-circuit photoelectric current was 36.5 mA/cm², curve factor was 0.76, and energy conversion efficiency was 17.2%.

[0102] (Example 3) In the same manner as Examples 1, 2, a porous silicon/polycrystalline silicon thin-film solar cell was prepared using a polycrystalline silicon wafer.

[0103] A 500 μm thick, n-type polycrystalline silicon wafer ($\rho=2 \Omega\text{cm}$; crystal grain diameter of several millimeters to several dozens of millimeters) was immersed in boiled aqueous NaOH solution with 1% concentration for five minutes, and a silicon layer surface was textured. Subsequently, B thermal diffusion was performed on the textured surface using BCl₃ as a diffusion source at 950°C to form p⁺ layer, so that a junction depth of about 0.5 μm was obtained. After a dead

layer of formed p⁺ layer surface was wet oxidized, the layer was etched and removed, and a junction depth of about 0.2 μm having an appropriate surface concentration was obtained.

The p⁺ layer surface was subjected to anodization in aqueous HF solution in a dark place on the conditions of Table 2, so that a porous silicon layer was formed on the textured polycrystalline wafer. Thereafter, ions were implanted into a wafer back surface at P, 50 KeV, $1 \times 10^{15} \text{cm}^{-2}$, and continuous annealing was performed at 550°C for one hour and 750°C for two hours to form n⁺ layer.

[0104] Furthermore, by EB (Electron Beam) deposition, ITO transparent conductive film (82 nm)/current collector electrode (Ti/Pd/Ag (400 nm/200 nm/1 μm)) were formed on the porous layer. Moreover, Ti/Cr (400 nm/1 μm) as back-surface electrodes were formed on the wafer back surface.

[0105] For the porous silicon/polycrystalline silicon solar cell obtained as described above, when I-V characteristics under AM 1.5 (100 mW/cm²) light irradiation were measured, at the cell area of 6 cm², the open voltage was 0.58 V, short-circuit photoelectric current was 35.8 mA/cm², curve factor was 0.75, and energy conversion efficiency was 15.6%.

[0106] Moreover, for reference, in the above the p⁺ layer was not made porous. In this case, the short-circuit photoelectric current of the solar cell was 30.5 mA/cm².

[0107] As described above, the crystal solar cell having excellent characteristics could be prepared using the porous layer on the polycrystalline silicon wafer.

[0108] (Example 4) In the same manner as Example 1, a porous silicon/single-crystal silicon solar cell of n⁺/p/p⁺

was prepared.

[0109] First, P thermal diffusion was performed on a 500 μm thick, p-type (100) silicon wafer ($\rho=1\ \Omega\text{cm}$) surface using POCl_3 as a diffusion source at 900°C to form n^+ layer, so that a junction depth of about 0.5 μm was obtained. After a dead layer of formed n^+ layer surface was wet oxidized, the layer was etched and removed, and a junction depth of about 0.2 μm having an appropriate surface concentration was obtained.

[0110] Subsequently, the n^+ layer surface was subjected to anodization in aqueous HF solution under light irradiation on conditions of Table 6, so that a porous silicon layer was formed on the wafer.

[0111]

[Table 6]

APPLIED VOLTAGE	2.4 V
CURRENT DENSITY	5 mA/cm^2
ANODIZATION SOLUTION	$\text{HF}:\text{H}_2\text{O}:\text{C}_2\text{H}_5\text{OH}=1:1:1$
TIME	1 min

Finally, by EB (Electron Beam) deposition, ITO transparent conductive film (82 nm)/current collector electrode (Ti/Pd/Ag (400 nm/200 nm/1 μm)) were formed on the porous layer. Moreover, Al paste as a back-surface electrode was printed on a wafer back surface, and annealing was performed to form p^+ layer between the back-surface electrode and the wafer by alloying reaction.

[0112] For the porous silicon/crystal silicon solar cell obtained as described above, when I-V characteristics under AM 1.5 (100 mW/cm^2) light irradiation were measured, at the cell area of 6 cm^2 , the open voltage was 0.61 V, short-

circuit photoelectric current was 36.8 mA/cm², curve factor was 0.75, and energy conversion efficiency was 16.8%.

[0113] As described above, according to the present invention, an excellent solar cell can be manufactured using the porous silicon layer formed on the wafer as the window layer.

[0114] (Example 5) As described above, in the same manner as Experiments 1, 4 to 6, a porous/epitaxial silicon thin-film solar cell was prepared in a process shown in Fig. 4.

[0115] A 500 μm thick, p-type (100) silicon wafer ($\rho=0.01 \Omega\cdot\text{cm}$) was anodized in aqueous HF solution on conditions of Table 7, so that a porous silicon layer was formed on the wafer (Fig. 4(a)).

[0116]

[Table 7]

APPLIED VOLTAGE	2.8 V
CURRENT DENSITY	100 mA/cm ²
ANODIZATION SOLUTION	HF:H ₂ O:C ₂ H ₅ OH=1:1:1
TIME	0.5 min
POROUS LAYER THICKNESS	3 μm

Epitaxial growth was performed on a porous silicon layer surface by an ordinary LPCVD device on forming conditions of Table 3, and a thickness of the silicon layer was about 50 μm (Fig. 4(b)).

[0117] A substrate was immersed in boiled aqueous NaOH solution with 1% concentration for about five minutes to texture a formed epitaxial silicon layer surface (Fig. 4(c)). Subsequently, P thermal diffusion was performed on the

epitaxial layer surface using POCl_3 as a diffusion source at 900°C to form n^+ layer, so that a junction depth of about $0.5\ \mu\text{m}$ was obtained. After a dead layer of formed n^+ layer surface was wet oxidized, the layer was etched and removed, and a junction depth of about $0.2\ \mu\text{m}$ having an appropriate surface concentration was obtained.

[0118] Finally, by EB (Electron Beam) deposition, current collector electrode (Ti/Pd/Ag ($400\ \text{nm}/200\ \text{nm}/1\ \mu\text{m}$))/ITO transparent conductive film ($82\ \text{nm}$) were formed on the n^+ layer (Fig. 4(e)).

[0119] For the thin-film crystal solar cell obtained as described above, when I-V characteristics under AM 1.5 ($100\ \text{mW}/\text{cm}^2$) light irradiation were measured, at the cell area of $6\ \text{cm}^2$, the open voltage was $0.62\ \text{V}$, short-circuit photoelectric current was $37.4\ \text{mA}/\text{cm}^2$, curve factor was 0.77 , and energy conversion efficiency was 17.9% .

[0120] As described above, the thin-film crystal solar cell providing a high conversion efficiency could be manufactured using the epitaxial layer formed on the porous layer.

[0121] (Example 6) In the same manner as Example 5, a p^+n thin-film crystal solar cell was prepared. A $500\ \mu\text{m}$ thick, n -type (100) silicon wafer ($\rho=0.01\ \Omega\cdot\text{cm}$) was anodized in aqueous HF solution on the conditions of Table 7, so that a porous silicon layer was formed on the wafer.

[0122] An epitaxial silicon layer was grown about $100\ \mu\text{m}$ on the porous layer for a growth time of 120 minutes in the forming conditions of Table 3 by LPCVD device. The wafer was immersed in aqueous hydrazine solution with 60% concentration at 110°C for ten minutes to texture an epitaxial layer

surface.

[0123] Subsequently, thermal diffusion was performed on the epitaxial layer surface using BCl_3 as a diffusion source at 950°C to form p^+ layer, so that a junction depth of about $0.5\text{ }\mu\text{m}$ was obtained. After a dead layer of formed p^+ layer surface was wet oxidized, the layer was etched and removed, and a junction depth of about $0.2\text{ }\mu\text{m}$ having an appropriate surface concentration was obtained.

[0124] Furthermore, the epitaxial layer surface was oxidized thin (to 10 nm) by dry oxidation, an oxide film was etched into a fine grid form using photolithography method, and current collector electrode (Ti/Pd/Ag ($400\text{ nm}/200\text{ nm}/1\text{ }\mu\text{m}$)) was further deposited via a metal mask. Finally, ITO transparent conductive film (82 nm) was further formed.

[0125] For the thin-film crystal silicon solar cell obtained as described above, when I-V characteristics under AM 1.5 ($100\text{ mW}/\text{cm}^2$) light irradiation were measured, at the cell area of 6 cm^2 , the open voltage was 0.65 V , short-circuit photoelectric current was $37.5\text{ mA}/\text{cm}^2$, curve factor was 0.76 , and energy conversion efficiency was 18.5% .

[0126] (Example 7) In the same manner as Examples 5, 6, a porous/silicon thin-film solar cell was prepared using a polycrystalline silicon wafer.

[0127] A $500\text{ }\mu\text{m}$ thick, p-type polycrystalline silicon wafer ($\rho=0.02\text{ }\Omega\cdot\text{cm}$; crystal grain diameter of several millimeters to several dozens of millimeters) was anodized in aqueous HF solution on conditions of Table 8, so that a porous silicon layer was formed on the wafer.

[0128]

[Table 8]

APPLIED VOLTAGE	2.4 V
CURRENT DENSITY	50 mA/cm ²
ANODIZATION SOLUTION	HF:H ₂ O:C ₂ H ₅ OH=1:1:1
TIME	1 min
POROUS LAYER THICKNESS	5 μm

A silicon layer was grown about 100 μm on the porous silicon layer surface for a growth time of 120 minutes in the forming conditions of Table 3 by an ordinary LPCVD device. In this case, the silicon layer crystal grain diameter was in the range of several millimeters to several dozens of millimeters, and substrate crystal properties were maintained.

[0129] A substrate was immersed in boiled aqueous NaOH solution with 1% concentration for about five minutes to texture a formed silicon layer surface. Subsequently, P thermal diffusion was performed on the epitaxial layer surface using POCl₃ as a diffusion source at 900°C to form n⁺ layer, so that a junction depth of about 0.5 μm was obtained. After a dead layer of formed n⁺ layer surface was wet oxidized, the layer was etched and removed, and a junction depth of about 0.2 μm having an appropriate surface concentration was obtained.

[0130] Furthermore, the silicon layer surface was oxidized thin (to 10 nm) by dry oxidation, an oxide film was etched into a fine grid form using photolithography method, and current collector electrode (Ti/Pd/Ag (400 nm/200 nm/1 μm)) was further deposited via a metal mask. Finally, ITO transparent conductive film (82 nm) was further formed.

[0131] For the thin-film crystal silicon solar cell obtained as described above, when I-V characteristics under AM 1.5 (100 mW/cm²) light irradiation were measured, at the cell area of 6 cm², the open voltage was 0.603 V, short-circuit photoelectric current was 34.2 mA/cm², curve factor was 0.76, and energy conversion efficiency of 15.7% was obtained.

[0132] The thin-film crystal solar cell providing a high conversion efficiency could be prepared using the silicon layer formed on the porous layer of the polycrystalline silicon.

[0133] (Example 8) An n⁺p type thin-film crystal solar cell as shown in Fig. 1(c) was prepared using a liquid phase growth method.

[0134] In the same manner as Example 5, a 500 μ m thick, p-type (100) silicon wafer ($\rho=0.01 \Omega\cdot\text{cm}$) was anodized in aqueous HF solution on the conditions of Table 7, so that a porous silicon layer was formed on the wafer.

[0135] Epitaxial growth was performed by the liquid phase growth method on conditions of Table 9 to grow an epitaxial layer by about 45 μ m. In this case, Sn was used as solvent, and Si was dissolved and saturated beforehand in Sn before the growth. Thereafter, slow cooling was started. In a certain supersaturated state, the porous layer surface of the wafer was immersed in Sn solution, and growth was performed for a predetermined time.

[0136]

[Table 9]

H ₂ FLOW RATE	SOLVENT (Sn) TEMPERATURE	SLOW COOLING RATE
2.0 l/min	950 \rightarrow 900 $^{\circ}\text{C}$	0.5 $^{\circ}\text{C}/\text{min}$

A substrate was immersed in boiled aqueous NaOH solution with 1% concentration for about five minutes to texture the silicon layer surface. Subsequently, P thermal diffusion was performed on the epitaxial layer surface using POCl₃ as a diffusion source at 900°C to form n⁺ layer, so that a junction depth of about 0.5 μm was obtained. After a dead layer of formed n⁺ layer surface was wet oxidized, the layer was etched and removed, and a junction depth of about 0.2 μm having an appropriate surface concentration was obtained.

[0137] Finally, by EB (Electron Beam) deposition, current collector electrode (Ti/Pd/Ag (40 nm/20 nm/1 μm))/ITO transparent conductive film (82 nm) were formed on the n⁺ layer.

[0138] For the thin-film crystal solar cell obtained as described above, when I-V characteristics under AM 1.5 (100 mW/cm²) light irradiation were measured, at the cell area of 1 cm², the open voltage was 0.59 V, short-circuit photoelectric current was 36.6 mA/cm², curve factor was 0.75, and energy conversion efficiency of 16.2% was obtained.

[0139] (Example 9) A silicon thin-film solar cell was prepared by laminating a porous layer and a silicon wafer.

[0140] A 500 μm thick, p-type single-crystal silicon wafer A (ρ=0.01 Ω·cm) was anodized in aqueous HF solution on the conditions of Table 7, so that a porous silicon layer was formed on the wafer.

[0141] A p-type single-crystal silicon wafer B of ρ=5 Ω·cm was overlapped and laminated on a porous silicon layer surface by performing thermal treatment in N₂ atmosphere at 1050°C for two hours.

[0142] In a laminated substrate, the wafer B was ground and left to provide a thickness of 100 μm .

[0143] The substrate was immersed in boiled aqueous NaOH solution with 1% concentration for about five minutes to texture the ground silicon layer surface. Subsequently, P thermal diffusion was performed on the silicon layer surface using POCl_3 as a diffusion source at 900°C to form n^+ layer, so that a junction depth of about 0.5 μm was obtained. After a dead layer of formed n^+ layer surface was wet oxidized, the layer was etched and removed, and a junction depth of about 0.2 μm having an appropriate surface concentration was obtained. Furthermore, the silicon layer surface was oxidized thin (to 10 nm) by dry oxidation, an oxide film was etched into a fine grid form using photolithography method, and current collector electrode (Ti/Pd/Ag (400 nm/200 nm/1 μm)) was further deposited via a metal mask. Finally, ITO transparent conductive film (82 nm) was further formed.

[0144] For the thin-film crystal silicon solar cell obtained as described above, when I-V characteristics under AM 1.5 (100 mW/cm^2) light irradiation were measured, at the cell area of 6 cm^2 , the open voltage was 0.67 V, short-circuit photoelectric current was 38.1 mA/cm^2 , curve factor was 0.77, and energy conversion efficiency of 19.7% was obtained.

[0145] As described above, the thin-film crystal solar cell providing a high conversion efficiency could be prepared using the silicon layer formed by lamination on the polycrystalline silicon porous layer.

[0146] As described above, according to the present invention, the high-efficiency solar cell can be manufactured

using the silicon layer formed on the porous silicon on the wafer in a simpler process than the prior art.

[0147] (Example 10) As described above, in the same manner as Experiments 1, 4, 7, 8 a metal substrate/porous layer/epitaxial silicon thin-film solar cell was prepared by a process shown in Fig. 3.

[0148] A 500 μm thick, p-type (100) silicon wafer ($\rho=0.01 \Omega\cdot\text{cm}$) was anodized in aqueous HF solution on conditions of Table 10, so that a porous silicon layer was formed on the wafer (Fig. 3(a)).

[0149]

[Table 10]

APPLIED VOLTAGE	2.8 V
CURRENT DENSITY	60. mA/cm^2
ANODIZATION SOLUTION	$\text{HF}:\text{H}_2\text{O}:\text{C}_2\text{H}_5\text{OH}=1:1:1$
TIME	20 min
POROUS LAYER THICKNESS	100 μm

When the formation of the porous silicon layer was completed, HF concentration in aqueous formation solution was dropped to 1%, the formation current was raised to 100 mA/cm^2 , and the porous layer was separated from a wafer (Fig. 3(b)).

[0150] The separated porous layer was placed and attached onto SUS substrate with 100 nm of Cr deposited thereon, and subsequently fixed thereto by performing annealing in N_2 atmosphere at 1100°C for two hours (Fig. 3(c)). An epitaxial silicon layer was grown by about 100 μm on the fixed porous silicon layer for a lengthened growth time in the forming conditions of Table 3 by an ordinary LPCVD device (Fig. 3(d)).

[0151] Subsequently, P thermal diffusion was performed on the epitaxial layer surface using POCl_3 as a diffusion source at 900°C to form n^+ layer, so that a junction depth of about $0.5\ \mu\text{m}$ was obtained. After a dead layer of formed n^+ layer surface was wet oxidized, the layer was etched and removed, and a junction depth of about $0.2\ \mu\text{m}$ having an appropriate surface concentration was obtained (Fig. 3(e)).

[0152] Finally, by EB (Electron Beam) deposition, current collector electrode (Ti/Pd/Ag ($400\ \text{nm}/200\ \text{nm}/1\ \mu\text{m}$))/ITO transparent conductive film ($82\ \text{nm}$) were formed on the n^+ layer (Fig. 3(f)).

[0153] For the thin-film crystal solar cell obtained as described above, when I-V characteristics under AM 1.5 ($100\ \text{mW}/\text{cm}^2$) light irradiation were measured, at the cell area of $1\ \text{cm}^2$, the open voltage was $0.52\ \text{V}$, short-circuit photoelectric current was $33.8\ \text{mA}/\text{cm}^2$, curve factor was 0.75 , and energy conversion efficiency of 13.2% was obtained.

[0154] The thin-film crystal solar cell indicating excellent characteristics could be prepared using the epitaxial layer formed on the metal substrate/porous layer as described above.

[0155] (Example 11) In the same manner as Example 10, p^+n thin crystal solar cell was prepared. A $500\ \mu\text{m}$ thick, n -type (100) silicon wafer ($\rho=0.01\ \Omega\cdot\text{cm}$) was anodized in aqueous HF solution under light irradiation on the conditions of Table 10, so that a porous silicon layer was formed on the wafer.

[0156] When the formation of the porous silicon layer was completed, HF concentration in aqueous formation solution was dropped to 1% , the formation current was raised to $100\ \text{mA}/\text{cm}^2$, and the porous layer was separated from a wafer. The

separated porous layer was placed and attached onto SUS substrate with 100 nm of Mo deposited thereon, and subsequently fixed thereto by performing annealing in N₂ atmosphere at 1100°C for two hours. An epitaxial silicon layer was grown by about 80 μm on the porous silicon layer for a lengthened growth time in the forming conditions of Table 3 by LPCVD device. After the growth, an epitaxial silicon layer surface was textured using aqueous hydrazine solution with 60% concentration.

[0157] Subsequently, B thermal diffusion was performed on the epitaxial layer surface using BCl₃ as a diffusion source at 950°C to form p⁺ layer, so that a junction depth of about 0.5 μm was obtained. After a dead layer of formed n⁺ layer surface was wet oxidized, the layer was etched and removed, and a junction depth of about 0.2 μm having an appropriate surface concentration was obtained. By EB deposition, current collector electrode (Ti/Pd/Ag (400 nm/200 nm/1 μm)) was deposited, and finally ITO transparent conductive film (820 nm) were further formed.

[0158] For the thin-film crystal silicon solar cell obtained as described above, when I-V characteristics under AM 1.5 (100 mW/cm²) light irradiation were measured, at the cell area of 6 cm², the open voltage was 0.53 V, short-circuit photoelectric current was 35.5 mA/cm², curve factor was 0.74, and energy conversion efficiency of 13.9% was obtained.

[0159] (Example 12) In the same manner as Examples 10, 11, a metal/porous/silicon thin-film solar cell was prepared using a polycrystalline silicon wafer.

[0160] A 500 μm thick, p-type polycrystalline silicon wafer

($\rho=0.02 \Omega\cdot\text{cm}$; crystal grain diameter of several millimeters to several dozens of millimeters) was anodized in aqueous HF solution on conditions of Table 11, so that a porous silicon layer was formed on the wafer.

[0161]

[Table 11]

APPLIED VOLTAGE	2.4 V
CURRENT DENSITY	30 mA/cm ²
ANODIZATION SOLUTION	HF:H ₂ O:C ₂ H ₅ OH=1:1:1
TIME	40 min
POROUS LAYER THICKNESS	95 μm

When the formation of the porous silicon layer was completed, HF concentration in aqueous formation solution was dropped to 1%, the formation current was raised to 200 mA/cm², and the porous layer was separated from the polycrystalline wafer. The separated porous layer was placed and attached onto SUS substrate with 100 nm of Cr deposited thereon, and subsequently fixed thereto by performing annealing in N₂ atmosphere at 1100°C for two hours.

[0162] A silicon layer was grown by about 100 μm on the fixed porous layer surface for a lengthened growth time in the forming conditions of Table 3 by an ordinary LPCVD device. In this case, the silicon layer crystal grain diameter was in the range of several millimeters to several dozens of millimeters, and substrate crystal properties were maintained.

[0163] The substrate was immersed in boiled aqueous NaOH solution with 1% concentration for about five minutes to texture a silicon layer surface. Subsequently, P thermal

diffusion was performed on the epitaxial layer surface using POCl_3 as a diffusion source at 900°C to form n^+ layer, so that a junction depth of about $0.5\ \mu\text{m}$ was obtained. After a dead layer of formed n^+ layer surface was wet oxidized, the layer was etched and removed, and a junction depth of about $0.2\ \mu\text{m}$ having an appropriate surface concentration was obtained. Finally, current collector electrode (Ti/Pd/Ag ($400\ \text{nm}/200\ \text{nm}/1\ \mu\text{m}$)) and ITO transparent conductive film ($820\ \text{nm}$) were formed.

[0164] For the thin-film crystal silicon solar cell obtained as described above, when I-V characteristics under AM 1.5 ($100\ \text{mW}/\text{cm}^2$) light irradiation were measured, at the cell area of $6\ \text{cm}^2$, the open voltage was $0.51\ \text{V}$, short-circuit photoelectric current was $33.2\ \text{mA}/\text{cm}^2$, curve factor was 0.73 , and energy conversion efficiency of 12.4% was obtained. Even when the porous layer of polycrystalline silicon was used in this manner, the thin-film crystal solar cell indicating excellent characteristics could be prepared in the same manner as the single-crystal silicon.

[0165] (Example 13) An n^+p type thin-film crystal solar cell as shown in Fig. 1(b) was prepared using a liquid phase growth method. In the same manner as Example 10, a $500\ \mu\text{m}$ thick, p-type (100) silicon wafer ($\rho=0.01\ \Omega\cdot\text{cm}$) was anodized in aqueous HF solution on the conditions of Table 10, so that a porous silicon layer was formed on the wafer.

[0166] When the formation of the porous silicon layer was completed, HF concentration in aqueous formation solution was dropped to 1% , the formation current was raised to $100\ \text{mA}/\text{cm}^2$, and the porous layer was separated from the wafer. The

separated porous layer was placed and attached onto SUS substrate with 100 nm of Ti deposited thereon, and subsequently fixed thereto by performing annealing in N₂ atmosphere at 1100°C for two hours. Subsequently, epitaxial growth was performed on a fixed porous layer surface by the liquid phase growth method on the conditions of Table 9, and an epitaxial layer was grown by about 45 μm.

[0167] In this case, Sn was used as solvent, and Si was dissolved and saturated beforehand in Sn before the growth. Thereafter, slow cooling was started. In a certain supersaturated state, the porous layer surface was immersed in Sn solution, and growth was performed for a predetermined time.

[0168] Subsequently, P thermal diffusion was performed on the epitaxial layer surface using POCl₃ as a diffusion source at 900°C to form n⁺ layer, so that a junction depth of about 0.5 μm was obtained. After a dead layer of formed n⁺ layer surface was wet oxidized, the layer was etched and removed, and a junction depth of about 0.2 μm having an appropriate surface concentration was obtained.

[0169] Finally, by EB (Electron Beam) deposition, current collector electrode (Ti/Pd/Ag (40 nm/20 nm/1 μm))/ITO transparent conductive film (820 nm) were formed on the n⁺ layer.

[0170] For the thin-film crystal silicon solar cell obtained as described above, when I-V characteristics under AM 1.5 (100 mW/cm²) light irradiation were measured, at the cell area of 1 cm², the open voltage was 0.53 V, short-circuit photoelectric current was 31.7 mA/cm², curve factor was 0.76,

and energy conversion efficiency of 12.8% was obtained.

[0171] As described above, according to the present invention, the porous silicon formed on the wafer is separated from the wafer and fixed to the metal substrate, and the excellent solar cell can be manufactured using the silicon layer formed on the porous layer.

[0172]

[Effect of the Invention] As described above, according to the invention of claim 1, the crystal solar cell having a window layer effect can be obtained without using different materials. Therefore, a mass-producible good-quality crystal solar cell can be provided on the market.

[0173] According to the invention of claim 5, 6, the crystal thin-film solar cell high in photoelectric conversion efficiency can be provided and formed. Especially, the crystal thin-film solar cell can be provided inexpensively using the metal substrate.

[0174] Furthermore, according to the invention of claim 15, 16, a mass-producible inexpensive good-quality thin solar cell can be provided on the market.

[Brief Description of the Drawings]

[Fig. 1] It is a schematic sectional view showing a structure of a solar cell of the present invention.

[Fig. 2] It is an explanatory view of a manufacture process of the solar cell of the present invention.

[Fig. 3] It is an explanatory view of the manufacture process of the solar cell of the present invention.

[Fig. 4] It is an explanatory view of the manufacture process of the solar cell of the present invention.

[Fig. 5] It is an explanatory view showing light reflection on an interface of porous layer and silicon layer.

[Description of Reference Numerals]

101a, 201 crystal silicon

101b, 303 metal substrate

101c, 401 first crystal silicon

103a, 102b, 102c, 203, 302, 402 porous silicon layer

103b, 103c, 303, 304 second crystal silicon

104b, 104c, 305, 405 silicon layer of a conductive type opposite to the second crystal silicon

104a, 105b, 105c, 204, 306, 405 transparent conductive layer

105a, 106b, 106c, 205, 307, 406 current collector electrode

106a, 206 back-surface electrode

202 silicon layer of a conductive type opposite to crystal silicon (101a)